



**UNIVERSITÀ DEGLI STUDI DI TRIESTE**

---

**Facoltà di Ingegneria**

Dipartimento di Elettrotecnica Elettronica Informatica

Corso di Laurea Triennale in Ingegneria Elettronica

Tesi di Laurea in

Elettronica per le Telecomunicazioni

**STUDIO PER LA PROGETTAZIONE  
DELL'AMPLIFICATORE RF DI POTENZA  
PER IL TRASMETTITORE DEL SATELLITE  
ATMOCUBE MEDIANTE L'UTILIZZO  
DEL SOFTWARE DI SIMULAZIONE AWR**

Laureando  
Mauro Popesso

Relatore  
Prof. Mario Fragiaco  
Correlatore  
Prof. Sergio Carrato

---

ANNO ACCADEMICO 2005-2006



*A mio fratello Michele  
e ai miei Genitori*



## **Sommario**

Questo elaborato è il documento finale sull'attività di studio effettuata, all'interno del progetto AtmoCube, riguardo all'amplificatore RF di potenza per il trasmettitore di bordo. Lo studio si è basato sull'utilizzo del software AWR per la simulazione dei circuiti a radiofrequenza. Si sono valutati gli aspetti preliminari, quali, i livelli di potenza da ottenere, il numero di stadi amplificatori da utilizzare e si è proceduto ad una prima valutazione, grazie ad AWR, del comportamento dei circuiti progettati. Quanto scritto vuole essere l'inizio di un progetto completo, che porti alla realizzazione dell'amplificatore del trasmettitore del satellite AtmoCube.



# Indice

<b>1</b>	<b>Introduzione</b>	<b>1</b>
1.1	Il satellite AtmoCube . . . . .	1
1.2	Le frequenze di trasmissione . . . . .	1
1.3	La trasmissione in downlink . . . . .	2
<b>2</b>	<b>Specifiche di progetto</b>	<b>5</b>
2.1	Obiettivi generali . . . . .	5
2.2	Dati di progetto . . . . .	5
2.3	Scelte di progetto . . . . .	7
2.3.1	Blocco amplificatore . . . . .	7
2.3.2	Blocco di controllo . . . . .	7
2.4	Schema a blocchi . . . . .	8
<b>3</b>	<b>AWR Microwave Office 2004</b>	<b>11</b>
<b>4</b>	<b>Piano di lavoro</b>	<b>13</b>
<b>5</b>	<b>Scelta dei componenti</b>	<b>15</b>
5.1	Introduzione . . . . .	15
5.2	Stadio finale di potenza . . . . .	15
5.2.1	Potenza dissipabile . . . . .	16
5.2.2	Freescale MRF1517NT1 . . . . .	17
5.2.3	Polyfet L2711 . . . . .	18
5.3	Driver . . . . .	19
5.3.1	Potenza di uscita del driver . . . . .	19

5.3.2	Infineon BFP450 . . . . .	20
5.3.3	Infineon BFP196 . . . . .	21
5.3.4	Active Bias . . . . .	22
5.3.5	Infineon BC860 . . . . .	22
5.4	Livelli di potenza risultanti dopo la scelta dei componenti . .	23
<b>6</b>	<b>Stadio finale di potenza</b>	<b>25</b>
6.1	La classe dell'amplificatore . . . . .	25
6.2	Adattamento d'impedenza . . . . .	27
6.2.1	Adattamento in ingresso al L2711 . . . . .	29
6.2.2	Adattamento in uscita al L2711 . . . . .	32
6.3	Simulazione con AWR . . . . .	36
6.3.1	Problemi incontrati nella simulazione . . . . .	36
6.3.2	Simulazione del circuito adattato per $Z_{out}^*$ . . . . .	39
6.3.3	Simulazione del circuito adattato per $R_{opt}$ e $C_{out}$ . . .	41
6.3.4	Simulazione del circuito ottimizzato da AWR . . . . .	43
6.3.5	Considerazioni sugli adattamenti calcolati (per $Z_{out}$ e $R_{opt}$ con $C_{out}$ ) . . . . .	52
6.4	Simulazione con PSpice . . . . .	53
<b>7</b>	<b>Driver</b>	<b>57</b>
7.1	Active Bias . . . . .	57
7.1.1	La polarizzazione del BFP450 . . . . .	58
7.1.2	La polarizzazione del BFP196 . . . . .	60
7.2	Adattamento d'impedenza . . . . .	62
7.3	Simulazione con AWR . . . . .	62
7.3.1	Simulazione del circuito con BFP450 ottimizzato da AWR . . . . .	63
7.3.2	Simulazione del circuito con BFP196 ottimizzato da AWR . . . . .	68
7.3.3	Simulazione dei circuiti con BFP450 e BFP196 va- riando la tensione di alimentazione . . . . .	71

<b>8 Conclusioni</b>	<b>73</b>
8.1 Stadio finale di potenza . . . . .	73
8.2 Driver . . . . .	74
8.3 Nel futuro . . . . .	76
<b>A AWR Microwave Office 2004</b>	<b>77</b>
A.1 Harmonic Balance . . . . .	78
A.2 Volterra-Series Simulator . . . . .	81
A.3 Strutture elettromagnetiche . . . . .	82
<b>B Modello del transistor Polyfet L2711</b>	<b>85</b>
<b>C Modello del transistor Infineon BFP450</b>	<b>89</b>
<b>D Modello del transistor Infineon BFP196</b>	<b>91</b>
<b>Bibliografia</b>	<b>93</b>



# Elenco delle figure

1.1	Schema a blocchi del Satellite AtmoCube . . . . .	2
2.1	Schema a blocchi dell'amplificatore di potenza . . . . .	8
5.1	$P_{out}$ and Gain vs $P_{in}$ nel L2711 . . . . .	19
5.2	Schema a blocchi dell'amplificatore con i livelli di potenza . . . . .	23
6.1	Schema a blocchi della rete di adattamento d'ingresso . . . . .	27
6.2	Schema a blocchi della rete di adattamento d'uscita nel caso di adattamento a $Z_{out}^*$ . . . . .	28
6.3	Schema a blocchi della rete di adattamento d'uscita nel caso di adattamento a $R_{opt}$ . . . . .	28
6.4	Schema a blocchi della rete di adattamento d'uscita nel caso di adattamento a $R_{opt}$ con $C_{out}$ . . . . .	29
6.5	Rete di adattamento a 3 elementi a T . . . . .	31
6.6	Rete di adattamento in ingresso . . . . .	32
6.7	Rete di adattamento a 3 elementi a T . . . . .	33
6.8	Rete di adattamento in uscita per $Z_{out}^*$ . . . . .	34
6.9	Schematizzazione dell'impedenza d'uscita del L2711 (parallelo) . . . . .	35
6.10	Schematizzazione dell'impedenza d'uscita del L2711 (serie) . . . . .	35
6.11	Rete di adattamento in uscita per $R_{opt}$ e $C_{out}$ . . . . .	36
6.12	Curve caratteristiche del transistor L2711 . . . . .	37
6.13	Forme d'onda della tensione sul gate e della corrente sul source del L2711 . . . . .	38
6.14	Forme d'onda della tensione sul gate e della corrente sul source del L2711 (a 1MHz) . . . . .	39

6.15	Circuito adattato in uscita per $Z_{out}$ . . . . .	39
6.16	Forme d'onda della tensione e della corrente di uscita ( $V_{out}$ e $I_{out}$ ) . .	40
6.17	Confronto tra $V_{in}$ e $V_{out}$ . . . . .	41
6.18	Circuito adattato in uscita per $R_{opt}$ e $C_{out}$ . . . . .	41
6.19	Forme d'onda della tensione e della corrente di uscita ( $V_{out}$ e $I_{out}$ ) . .	42
6.20	Confronto tra $V_{in}$ e $V_{out}$ . . . . .	43
6.21	Circuito ottimizzato da AWR . . . . .	43
6.22	Andamento del guadagno in funzione della frequenza . . . . .	45
6.23	Andamento della potenza di uscita in funzione della frequenza . . . .	45
6.24	Andamento della potenza erogata dall'alimentazione in funzione della frequenza . . . . .	46
6.25	Andamento del rendimento in funzione della frequenza . . . . .	46
6.26	Forme d'onda della tensione e della corrente di uscita ( $V_{out}$ e $I_{out}$ ) . .	47
6.27	Confronto tra $V_{in}$ e $V_{out}$ . . . . .	48
6.28	Forme d'onda della tensione sul gate e della corrente sul source del L2711	48
6.29	Potenza in uscita per vari livelli del segnale in ingresso . . . . .	49
6.30	Circuito per il calcolo dell'impedenza vista dal gate del transistor verso il generatore . . . . .	50
6.31	Circuito per il calcolo dell'impedenza vista dal drain del transistor verso il carico . . . . .	50
6.32	Impedenza della rete di adattamento di ingresso, dal gate verso il gene- ratore . . . . .	51
6.33	Impedenza della rete di adattamento di uscita, dal drain verso il carico	51
6.34	Simulazione con PSpice. Forme d'onda delle tensioni sul gate ( $V_{gate}$ ) e sul carico ( $V_{out}$ ) . . . . .	54
6.35	Simulazione con PSpice. Forme d'onda delle tensioni sul gate ( $V_{gate}$ ), sul carico ( $V_{out}$ ) e della corrente sul drain ( $I_D$ ) . . . . .	55
7.1	Circuito per la polarizzazione Active Bias . . . . .	58
7.2	Curve caratteristiche del transistor BFP450 . . . . .	59
7.3	Curve caratteristiche del transistor BFP196 . . . . .	61
7.4	Circuito con BFP450 ottimizzato da AWR . . . . .	63

7.5	Andamento del guadagno in funzione della frequenza . . . . .	64
7.6	Andamento della potenza di uscita in funzione della frequenza . . . . .	65
7.7	Andamento della potenza erogata dall'alimentazione in funzione della frequenza . . . . .	65
7.8	Andamento del rendimento in funzione della frequenza . . . . .	66
7.9	Forme d'onda della tensione e della corrente di uscita ( $V_{out}$ e $I_{out}$ ) . . .	66
7.10	Confronto tra $V_{in}$ e $V_{out}$ . . . . .	67
7.11	Forme d'onda della tensione sulla base e della corrente sull'emettitore del BFP450 . . . . .	67
7.12	Circuito con BFP196 ottimizzato da AWR . . . . .	69
7.13	Forme d'onda della tensione e della corrente di uscita ( $V_{out}$ e $I_{out}$ ) . . .	70
7.14	Confronto tra $V_{in}$ e $V_{out}$ . . . . .	70
7.15	Forme d'onda della tensione sulla base e della corrente sull'emettitore del BFP450 . . . . .	71
7.16	Guadagno per diversi valori della tensione di alimentazione (BFP450) . . .	72
7.17	Guadagno per diversi valori della tensione di alimentazione (BFP196) . . .	72
B.1	Modello del transistor Polyfet L2711 . . . . .	85
C.1	Modello del transistor Infineon BFP450 . . . . .	89
D.1	Modello del transistor Infineon BFP196 . . . . .	91



# Capitolo 1

## Introduzione

### 1.1 Il satellite AtmoCube

AtmoCube è un satellite didattico progettato dall'*Università degli Studi di Trieste* operante su un'orbita a 500 km dalla terra. Il satellite è stato concepito per effettuare delle semplici rilevazioni, quali la misura dello spettro della radiazione incidente e la misura dell'intensità del campo magnetico terrestre all'altitudine del satellite. AtmoCube sarà, perciò, un satellite di contenute dimensioni e monterà una strumentazione di bordo composta da: uno *spettro-dosimetro*, un *magnetometro* e un *localizzatore GPS*. Questi strumenti saranno gestiti da un'unità di controllo, che comanderà anche il sistema di ricetrasmisione, l'alimentazione e il controllo dell'assetto del satellite. Uno schema a blocchi del sistema è disponibile in Figura 1.1 [4].

### 1.2 Le frequenze di trasmissione

Il satellite AtmoCube è stato progettato per trasmettere e ricevere dati in *banda UHF* (70 cm). Questa scelta è dettata dalla necessità di operare a frequenze superiori a 100 MHz per riuscire a penetrare gli strati atmosferici, inoltre, è opportuno avere l'accesso gratuito allo spettro di trasmissione, dato lo scopo didattico del satellite stesso. Le frequenze selezionate

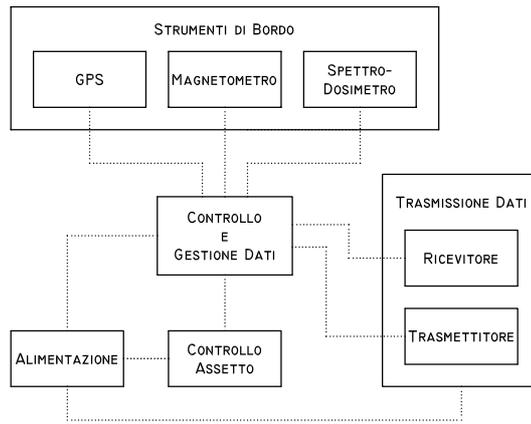


Figura 1.1: Schema a blocchi del Satellite AtmoCube

di downlink e uplink sono rispettivamente 437.490 MHz e 437.847 MHz [4], corrispondenti a frequenze radioamatoriali.

### 1.3 La trasmissione in downlink

La trasmissione dei dati dal satellite verso la stazione ricevente di terra è, senza dubbio, il collegamento che pone i limiti maggiori nel flusso dei dati e che determina le prestazioni totali del sistema; infatti, le potenze generabili dalla parte di potenza a radiofrequenza, sono limitate.

La trasmissione dei segnali dal satellite si basa essenzialmente sull'integrato ADF7020, che genera il segnale modulato in frequenza, e dall'amplificatore di potenza a radiofrequenza. Si precisa che la scelta dell'integrato ADF7020 come ricetrasmittitore è un'ipotesi ancora da confermare; tuttavia, nel progetto dell'amplificatore, di cui questo elaborato ne è uno studio, si utilizzano i livelli di potenza riferiti a questo componente. I suddetti parametri, quali, la potenza ricevuta all'ingresso e la potenza da generare da fornire all'antenna, sono stati ricavati dai lavori precedentemente svolti da altri laureandi che hanno partecipato al progetto AtmoCube. Come si evince dallo studio di sistema di Alessandro Cuttin [4], la parte di potenza a radiofrequenza riceve in ingresso dall'integrato ADF7020 un livello di

potenza massimo di 10 dBm e deve generare una potenza superiore 1W (30 dBm), ne risulta, quindi, un guadagno di *almeno* 20 dB. Come si vedrà in seguito, questi valori sono stati aumentati, in via cautelativa, per non incorrere in errori di sottodimensionamento.



# Capitolo 2

## Specifiche di progetto

### 2.1 Obiettivi generali

Il progetto dell'*amplificatore di potenza* per il trasmettitore del satellite AtmoCube ha come obiettivo, la realizzazione di un amplificatore a radiofrequenza, che riceva in ingresso il segnale modulato da trasmettere e lo amplifichi, per essere poi irradiato dall'antenna di bordo. Il segnale, così generato, deve avere un livello di potenza adeguato per essere ricevuto correttamente dalla stazione di terra.

Uno degli obiettivi principali di questo studio sulla progettazione dell'amplificatore di potenza a radiofrequenza è l'utilizzo del *software AWR* come strumento di simulazione e progetto.

### 2.2 Dati di progetto

Partendo dalle considerazioni contenute nello studio di sistema di Alessandro Cuttin [4], si è scelto di fissare le *specifiche del progetto* secondo quanto riportato di seguito:

- Frequenza di lavoro,  $f$ : 437.49 MHz;
- Potenza di ingresso,  $P_{in}$ : 5–10 mW (7–10 dBm) (integrato ADF7020);

- Potenza di uscita,  $P_{out}$ :  $>2$  W (33 dBm) su  $50 \Omega$  (si è scelto 2 W invece di 1 W, come risulta da dal Paragrafo 1.3, in via cautelativa);
- Impedenza di ingresso,  $Z_{in}$ : adattata all'impedenza di uscita del trasmettitore (l'integrato ADF7020) di  $50 \Omega$ ;
- Impedenza di uscita,  $Z_{out}$ : adattata al carico di  $50 \Omega$ ;
- Tensione di alimentazione,  $V_{cc}$ : 5 V nominali (sono ancora da confermare i limiti nell'escursione della tensione di alimentazione);
- Rendimento,  $\eta$ :  $> 60$  %;
- Assorbimento dall'alimentazione,  $I_{cc}$ : minimo possibile;
- Amplificazione variabile, per stabilizzare la potenza in uscita e diminuire il consumo di potenza.

Gli *ingressi* e le *uscite* dell'amplificatore sono le seguenti:

- Ingresso RF dell'amplificatore, a questo viene applicato il segnale fornito dalla parte trasmissiva del ricetrasmittitore ADF7020;
- Ingresso della tensione di alimentazione;
- Ingresso della tensione di controllo della potenza emessa (fornito dal  $\mu P$ );
- Ingresso del comando di trasmissione, che attiva l'amplificatore (fornito dal sistema di controllo della potenza);
- Uscita RF dell'amplificatore, sulla quale è disponibile il segnale amplificato che viene applicato all'antenna;
- Massa.

## 2.3 Scelte di progetto

Dai dati preliminari di progetto presentati precedentemente, si è giunti a formulare un'ipotesi sulla *configurazione dell'amplificatore*. Si è scelto di dividere il sistema in una parte amplificatrice vera e propria e una parte di controllo della potenza.

### 2.3.1 Blocco amplificatore

La parte preposta all'amplificazione deve fornire un segnale sufficiente per essere irradiato e ricevuto sulla terra; dovendo portare il segnale da trasmettere ad un livello di potenza superiore ai 2 W (>33 dBm) e ricevendo un segnale in ingresso compreso tra i 5 e i 10 mW (7–10 dB), il guadagno dell'amplificatore, nel caso peggiore (7 dBm in ingresso), risulta

$$G_{tot\_dB} = P_{out\_dBm} - P_{in\_dBm} = 33 \text{ dBm} - 7 \text{ dBm} = 26 \text{ dB} \quad (2.1)$$

Questo guadagno è irraggiungibile da un unico stadio di amplificazione, perciò, si è scelto di procedere ad una divisione dello stesso in due blocchi, un *driver* e uno *stadio finale di potenza*. L'ipotesi di dividere l'amplificatore in *sole* due parti, è da verificare.

### 2.3.2 Blocco di controllo

Il blocco di controllo deve svolgere la funzione di *stabilizzare* il livello di potenza in uscita, tramite la variazione della tensione di alimentazione del driver. Questo controllo viene effettuato, da un circuito AGC (Automatic Gain Control), in modo da rendere immune il sistema da eventuali variazioni della temperatura e della tensione di alimentazione. Questi cambiamenti provocherebbero una deviazione dei valori della potenza fornita in ingresso dall'integrato ADF7020 e dei parametri dei vari componenti, dai loro valori tipici, ripercuotendosi direttamente sul valore della potenza di uscita dall'amplificatore [4].

Il blocco di controllo, non solo mantiene costante il livello della potenza in uscita, ma, anche, attiva e disattiva l'intero amplificatore nei momenti di non utilizzo, questo per un intelligente *risparmio di energia*. Si dovrà tenere conto, in fase di progetto dell'unità di gestione del sistema, della necessaria sequenza di accensione dell'amplificatore, in modo da non innescare possibili oscillazioni che portino il sistema in instabilità. Per evitare che questo accada, si dovrà fare in modo che non vengano attivati stadi senza nessun carico connesso all'uscita, perciò, si partirà con la connessione dell'antenna allo stadio finale, si accenderà lo stadio finale, si attiverà il driver e per ultimo si fornirà il segnale in ingresso.

## 2.4 Schema a blocchi

Dopo la descrizione delle caratteristiche di massima che l'amplificatore deve soddisfare e dopo aver definito la configurazione del sistema, si propone di seguito lo *schema a blocchi dell'amplificatore* (Figura 2.1)

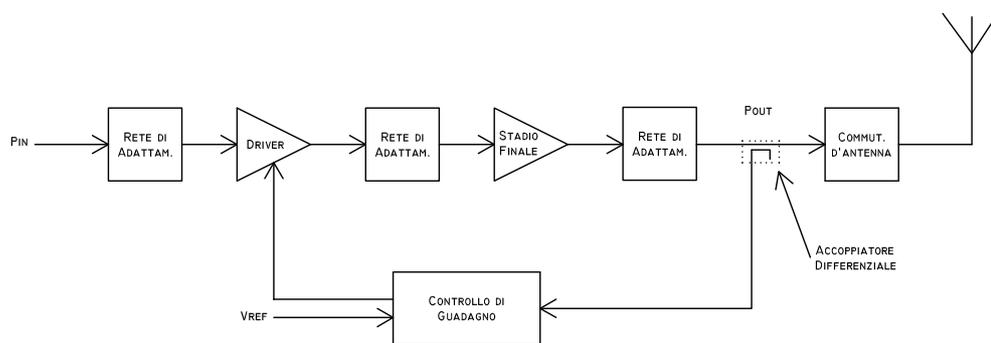


Figura 2.1: Schema a blocchi dell'amplificatore di potenza

Si vedono tutti i blocchi citati in precedenza, con i relativi filtri che attenuano le frequenze non desiderate e adattano le impedenze di ingresso e di uscita dei vari blocchi. Si può notare come il controllo di guadagno prelevi, attraverso un accoppiatore direzionale, un segnale proporzionale alla potenza erogata, che viene confrontato con una tensione di riferimento fornita dal  $\mu P$ . Questo confronto si traduce in un livello di tensione di alimentazione

variabile, da fornire al driver, in modo da controllare che la potenza erogata mantenga un valore stabile.



## Capitolo 3

# AWR Microwave Office 2004

L'utilizzo del software di simulazione AWR è stata una delle prerogative di questo studio, come è specificato anche nel titolo dell'elaborato. Si offre, quindi, un breve accenno sulle caratteristiche principali del programma; per una più approfondita descrizione si rimanda all'Appendice A.

AWR Microwave Office è una piattaforma che offre tre diversi software di progettazione, che sono:

1. Analog Office
2. Microwave Office (Circuit Design)
3. Visual System Studio (System Design)

Analog Office e Microwave Office sono software che accettano una descrizione dei circuiti mediante oggetti o netlist, e permettono di simulare progetti, anche complessi, con componenti lineari e non lineari. È possibile, inoltre, ottenere una simulazione accurata delle strutture elettromagnetiche che compongono il circuito stampato associato allo schema circuitale.

Visual System Studio, invece, è studiato per la simulazione di sistemi end-to-end.

Durante l'analisi del circuito da progettare, possono essere lanciate simulazioni lineari e non, e di tipo elettromagnetico. Per le simulazioni di dispositivi, quali amplificatori, oscillatori e mixer è necessario tener conto delle caratteristiche non lineari dei componenti, a questo scopo vengono proposte le soluzioni di simulazione tramite

- Harmonic Balance Simulator
- Volterra-Series Simulator

Microwave Office affianca alle simulazioni, la possibilità di effettuare un tuning automatico dei valori delle variabili e di visualizzare in tempo reale i risultati delle variazioni sui grafici derivanti dalle simulazioni. Inoltre, viene offerto un tool di ottimizzazione (utilizzato in questo progetto) che, attraverso l'inserimento di alcuni obiettivi (*goal*), permette di ottenere reti ottimizzate secondo i propri scopi. Un'altra peculiarità di MWO è la possibilità di simulare la dispersione statistica dei componenti (tipicamente di tipo gaussiano) da utilizzare, per appurare, in maniera preliminare, la fattibilità del progetto.

# Capitolo 4

## Piano di lavoro

Durante lo studio dell'amplificatore di potenza, si è deciso di attenersi ad un piano di lavoro di massima. Dopo aver fissato le specifiche del progetto, si procede secondo questi punti

1. Scelta dei componenti;
2. Progetto del circuito amplificatore
  - (a) Progetto dello stadio finale (studio + simulazione con AWR);
  - (b) Progetto del driver (studio + simulazione con AWR);
  - (c) Simulazione dell'amplificatore completo (stadio finale + driver) con AWR;
  - (d) Test dei prototipi (stadio finale + driver);
  - (e) Test dell'amplificatore completo;
3. Progetto del circuito di controllo;
4. Test del circuito completo (stadio finale + driver + controllo).

Essendo, la quantità di lavoro, consistente, questo studio copre solo alcuni punti di questo elenco.



# Capitolo 5

## Scelta dei componenti

### 5.1 Introduzione

La progettazione dell'amplificatore, naturalmente, ha come prima fase, la scelta dei componenti. Questa fase di ricerca si basa sulle specifiche di progetto (Capitolo 2) quali, ad esempio, la tensione di alimentazione e la potenza di uscita.

Si procede partendo dalla scelta del transistor per lo stadio finale di potenza e in seguito, conoscendo le prestazioni di quest'ultimo, si passa alla scelta del dispositivo per il driver.

### 5.2 Stadio finale di potenza

Oggigiorno negli amplificatori RF di potenza, specialmente nella banda UHF e nelle basse microonde, sono utilizzati *transistor LDMOS*, in quanto grazie al collegamento diretto del source con la massa, riducendo l'induttanza parassita dovuta ai fili, eliminano il feedback negativo che ridurrebbe il guadagno [12]. La ricerca, perciò, è stata subito indirizzata verso questo tipo di componente, un transistor LDMOS.

Dai dati di progetto risulta che il transistor dello stadio finale, deve essere alimentato a 5 V e fornire una potenza superiore a 2 W. Un punto

molto importante nella scelta del transistor è la valutazione della potenza dissipabile dal dispositivo.

### 5.2.1 Potenza dissipabile

Si sceglie di far lavorare il transistor in *classe C* (Paragrafo 6.1), questo significa che il rendimento sarà elevato. Per tutelarsi in fase di scelta del transistor, si sceglie un rendimento abbastanza basso per un classe C, 50%.

Dalla definizione di 'Drain Efficiency' [12],

$$\eta = \frac{P_{out}}{P_{cc}} \quad (5.1)$$

dove  $P_{out}$  è la potenza trasferita al carico e  $P_{cc}$  è la potenza erogata dall'alimentazione, si ricava la potenza che il transistor deve dissipare. Infatti, dalla (5.1)

$$P_{cc} = \frac{P_{out}}{\eta} \quad (5.2)$$

ed essendo

$$P_{cc} = P_{out} + P_D \quad (5.3)$$

dove  $P_D$  è la potenza dissipata dal transistor, risulta

$$\frac{P_{out}}{\eta} = P_{out} + P_D \quad (5.4)$$

da cui si ricava

$$P_D = P_{out} \left( \frac{1}{\eta} - 1 \right) \quad (5.5)$$

che in questo caso risulta

$$P_D = 2 \cdot \left( \frac{1}{0.5} - 1 \right) \text{ W} = 2 \text{ W} \quad (5.6)$$

Si giunge alla conclusione che il transistor deve essere scelto in modo che riesca a dissipare *almeno* 2 W.

## 5.2.2 Freescale MRF1517NT1

Per la ricerca del transistor, sono stati dapprima selezionati alcuni produttori, i quali avrebbero potuto offrire dei componenti adatti allo scopo del progetto ed essere facilmente contattabili. Si sono presi in considerazione i prodotti di Freescale Semiconductor (ex Motorola Semiconductor), Infineon, STMicroelectronics e NXP (ex Philips Semiconductor).

Molti dei prodotti commercializzati da queste aziende, non sono adatti per l'amplificatore da progettare. Nello specifico, è difficile trovare dei componenti di potenza a RF alimentati a 5 V. Solo *Freescale Semiconductor* ([www.freescale.com](http://www.freescale.com)) fornisce un componente che si avvicina alle caratteristiche volute, il transistor *MRF1517NT1* [5]. Le principali caratteristiche del transistor MRF1517NT1 sono:

- MOSFET laterale a canale N ad arricchimento;
- Adatto per dispositivi a 520 MHz;
- Tensione di alimentazione,  $V_{DD} = 7.5$  V;
- Potenza massima in uscita,  $P_{out} = 8$  W ( $f = 520$  MHz,  $V_{DD} = 7.5$  V);
- Guadagno massimo,  $G_{max} = 11$  dB ( $f = 520$  MHz,  $V_{DD} = 7.5$  V,  $I_{DQ} = 150$  mA,  $P_{out} = 8$  W);
- Potenza massima dissipabile,  $P_{D_{max}} = 62.5$  W.

Oltre a queste caratteristiche, il datasheet del transistor presenta molti grafici e valori di altri parametri, ad esempio, i parametri S per varie condizioni di lavoro e frequenza e le impedenze di ingresso ed uscita in funzione della frequenza.

Come si vede dalle caratteristiche principali citate, il transistor sarebbe ideale per lo stadio finale dell'amplificatore di potenza, inoltre, alcuni campioni sarebbero disponibili gratuitamente (aspetto da non sottovalutare nella progettazione di un sistema con budget limitato). Sfortunatamente il transistor MRF1517NT1 *non* è inserito nelle librerie del software di

simulazione AWR e non sono nemmeno disponibili altri modelli (ad esempio Spice), come è stato riferito direttamente da Freescale Semiconductor ([support@freescale.com](mailto:support@freescale.com)). Sono reperibili (anche dal datasheet) solo i parametri S del componente, ma per una simulazione di un amplificatore per grandi segnali, dove si perde la condizione di linearità, questi ultimi non possono essere utilizzati efficacemente nella descrizione di un modello. Questo inconveniente obbliga a cambiare dispositivo attivo.

### 5.2.3 Polyfet L2711

Non essendo disponibili componenti con simili caratteristiche presso le aziende selezionati, si sono vagliati altri produttori.

È stato individuato il transistor *L2711* prodotto da *Polyfet RF Devices* ([www.polyfet.com](http://www.polyfet.com)), un componente molto simile al MRF1517NT1 descritto precedentemente (Paragrafo 5.2.2), infatti, le principali caratteristiche non differiscono di molto, come si può notare [11]:

- MOSFET laterale a canale N ad arricchimento;
- Adatto per dispositivi a 500 MHz;
- Tensione di alimentazione,  $V_{DD} = 7.5$  V;
- Potenza massima in uscita,  $P_{out} = 7$  W;
- Guadagno,  $G_{max} = 10$  dB ( $f = 500$  MHz,  $V_{DD} = 7.5$  V,  $I_{DQ} = 200$  mA);
- Potenza massima dissipabile,  $P_{D_{max}} = 80$  W.

Il datasheet del transistor non è fornito, come il precedente, di molti altri parametri e grafici, ma sono presenti i valori di impedenza di ingresso ed uscita per varie frequenze.

Il transistor L2711 soddisfa le caratteristiche richieste dalle specifiche di progetto e, cosa molto importante per la simulazione, ha il modello inserito

nella libreria del software AWR. Inoltre, dopo aver contattato direttamente l'ufficio vendite di Polyfet RF Devices ([sell@polyfet.com](mailto:sell@polyfet.com)), il componente è stato gentilmente concesso in 2 pezzi, gratuitamente, per gli scopi universitari.

Per tutti questi motivi si è scelto di utilizzare il transistor L2711 per la progettazione dello stadio finale di potenza.

## 5.3 Driver

Dopo aver deciso il componente da impiegare per lo sviluppo dello stadio di potenza, si può passare alla scelta del transistor per il driver. Le caratteristiche principali per la scelta del transistor, sono la potenza di ingresso ( $P_{in} = 7 - 10$  dBm) e la potenza di uscita, oltre alla tensione di alimentazione che è uguale a quella dello stadio finale, cioè 5 V, come risulta dalle specifiche di progetto.

### 5.3.1 Potenza di uscita del driver

Per conoscere il livello di potenza d'uscita del driver, necessario allo stadio finale, è opportuno esaminare il grafico di Figura 5.1

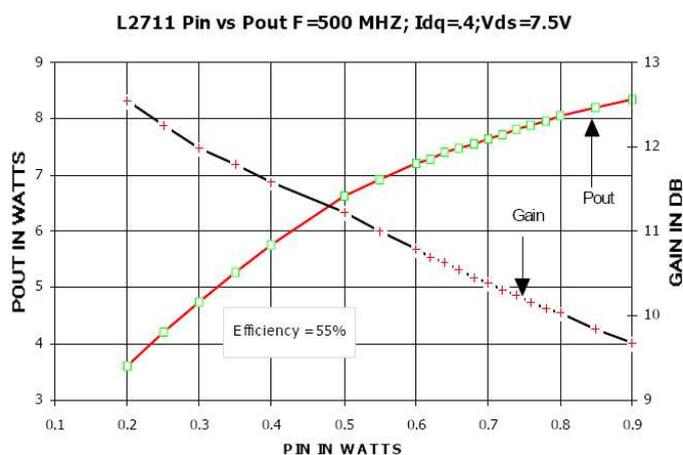


Figura 5.1:  $P_{out}$  and Gain vs  $P_{in}$  nel L2711

Come si può notare il grafico è relativo a una tensione di alimentazione di 7.5 V (come indicato), non avendo dati più vicini alle caratteristiche del sistema da sviluppare, si è costretti a ragionare su questi valori, tenendo ben presente questo fatto. In questo caso si pensa che la curva della potenza di uscita nella situazione di alimentazione a 5 V, sia posizionata a valori ragionevolmente più bassi. Si è giunti alla conclusione che un valore di potenza di circa  $200\text{ mW}$  (23 dBm) è sufficiente come ingresso per lo stadio finale, in modo da produrre un valore di potenza in uscita dall'amplificatore superiore 2 W. Naturalmente, queste sono ipotesi di lavoro, che potranno essere modificate nel corso dello sviluppo.

### 5.3.2 Infineon BFP450

Al contrario di quanto accaduto nella scelta del transistor per lo stadio di potenza, nella selezione del transistor per il driver, la proposta di prodotti adatti alle specifiche citate in precedenza, da parte delle case produttrici selezionate, è stata decisamente maggiore.

L'attenzione, però, si è subito concentrata sul transistor *BFP450* prodotto da *Infineon Technologies* ([www.infineon.com](http://www.infineon.com)), per il motivo che, oltre ad avere caratteristiche migliori di altri prodotti, anch'esso sarebbe stato disponibile a costo zero.

Le caratteristiche principali tratte dal datasheet del componente della casa tedesca [10] sono:

- NPN Silicon RF Transistor;
- Tensione di alimentazione, adatto a  $V_{CC} = 5\text{ V}$ ;
- Corrente di collettore massima,  $I_{C_{max}} = 100\text{ mA}$ ;
- Potenza massima dissipabile,  $P_{D_{max}} = 450\text{ mW}$ ;
- Guadagno di corrente in DC,  $h_{FE_{typ}} = 95$ ;
- Guadagno massimo disponibile,  $G_{max} = 15.5\text{ dB}$  ( $f = 1.8\text{ GHz}$ ,  $V_{CE} = 2\text{ V}$ ,  $I_{CE} = 10\text{ mA}$ ,  $Z_S = Z_{S_{opt}}$ ,  $Z_L = Z_{L_{opt}}$ );

Nello studio del driver, utilizzando il transistor BFP450, si è notato che, durante la simulazione con il software AWR, la corrente di collettore di picco, in qualche caso, superava la corrente massima consentita ( $I_{C_{max}} = 100$  mA). Una diminuzione della corrente di polarizzazione porterebbe il transistor a lavorare in una zona più sicura, ma l'amplificazione ne risentirebbe. Per questo motivo si è deciso di cercare un transistor con un valore di corrente di collettore massima più elevato e di *confrontare* i risultati ottenuti con quelli del BFP450, cercando di trovare un giusto compromesso tra amplificazione e sicurezza del sistema.

### 5.3.3 Infineon BFP196

Come descritto nel paragrafo precedente è stato necessario selezionare un transistor con un valore di corrente di collettore massima superiore a quello del BFP450, questo per non rischiare di danneggiare il transistor, quindi compromettere tutto l'amplificatore, e per non far scendere il livello di amplificazione a valori troppo bassi.

Sempre per i motivi citati in precedenza, si è preferito il transistor *BFP196* prodotto da *Infineon Technologies*, molto simile al componente selezionato in precedenza, ma più resistente per quanto riguarda la corrente massima di collettore. Infatti, come si può notare nella lista delle caratteristiche principali del dispositivo, tratte dal datasheet [9], la corrente massima può arrivare a 150 mA; naturalmente, è sempre necessario tenersi molto al di sotto di questa soglia, pena, la perdita di affidabilità.

- NPN Silicon RF Transistor;
- Tensione di alimentazione, adatto a  $V_{CC} = 5$  V;
- Corrente di collettore massima,  $I_{C_{max}} = 150$  mA;
- Potenza massima dissipabile,  $P_{D_{max}} = 700$  mW;
- Guadagno di corrente in DC,  $h_{FE_{typ}} = 100$ ;

- Guadagno massimo disponibile,  $G_{max} = 16.5$  dB ( $f = 900$  MHz,  $V_{CE} = 8$  V,  $I_{CE} = 20$  mA,  $Z_S = Z_{S_{opt}}$ ,  $Z_L = Z_{L_{opt}}$ );

### 5.3.4 Active Bias

In fase di progetto, si è scelto di polarizzare il transistor del driver con una polarizzazione attiva (*Active Bias*), come meglio spiegato in seguito (vedi Paragrafo 7.1), questo tipo di polarizzazione necessita di un transistor PNP.

### 5.3.5 Infineon BC860

Le caratteristiche del transistor PNP per la polarizzazione del driver non sono determinanti, molti dispositivi potrebbero essere adatti allo scopo, ma ancora una volta la scelta cade su un transistor di *Infineon*, il *BC860* [8]. Questo dispositivo è un comune transistor PNP e non un componente RF, in quanto svolge una mera funzione di polarizzazione e, quindi, è separato dal segnale a radiofrequenza.

## 5.4 Livelli di potenza risultanti dopo la scelta dei componenti

La scelta dei componenti per lo stadio finale e per il driver, ha portato a formulare delle ipotesi sui livelli di potenza e sui guadagni di ogni stadio. Come si può vedere in Figura 5.2 le scelte effettuate hanno portato ad una suddivisione del guadagno come visualizzato

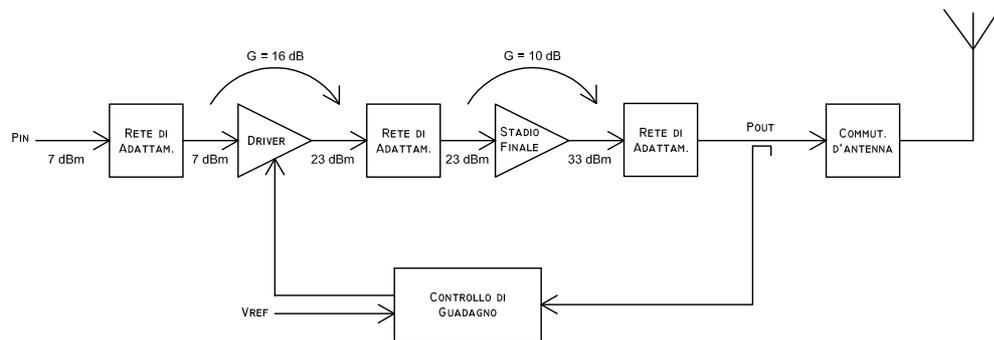


Figura 5.2: Schema a blocchi dell'amplificatore con i livelli di potenza

Si può notare che il guadagno del driver è molto alto, si pensa sia difficile ottenere un guadagno così elevato utilizzando un *solo* stadio.



# Capitolo 6

## Stadio finale di potenza

### 6.1 La classe dell'amplificatore

Durante le prime fasi del progetto si è scelto di utilizzare, per l'amplificatore di potenza, una configurazione in classe C o E, in quanto queste classi offrono un *elevato rendimento*. Questo aspetto è molto importante nella realizzazione di un dispositivo per un satellite, dal momento che un alto rendimento significa poca potenza dissipata dal componente attivo e molta potenza erogata al carico.

Gli amplificatori in classe C o E sono amplificatori fortemente *non lineari*, ma nel progetto di un amplificatore di segnale modulato in frequenza, il fatto che il comportamento del sistema sia lineare o non lineare, non ha rilevanza. A differenza, invece, delle modulazioni di ampiezza, dove l'utilizzo di amplificatori non lineari, distorcerebbe il segnale in uscita e lo renderebbe privo di informazione utile..

La caratteristica principale di un amplificatore in classe C è di lavorare con una *polarizzazione* sulla base (o sul gate) *negativa*  $V_{bias} < 0$  V. Presentando un segnale in ingresso al transistor, esso condurrà solo se il segnale supera la tensione di soglia a 0.7 V nei BJT (o la tensione di soglia  $V_{th}$  nei Mosfet), quindi solo quando il segnale ha un'ampiezza maggiore di  $0.7\text{ V} + |V_{bias}|$  (o di  $V_{th} + |V_{bias}|$ ). Se il segnale è sinusoidale la conduzione

avviene solo per brevi istanti di tempo rispetto all'intero periodo della sinusoide. Questo effetto, crea una corrente impulsiva sul collettore (o drain), aumentando il periodo di non attività del transistor e, quindi, aumentando anche il rendimento, in quanto la corrente sul transistor sotto soglia è nulla. Naturalmente, serve in uscita un circuito che selezioni solo le frequenze di lavoro ed attenui tutte le altre frequenze, riportando il segnale in uscita ad una sinusoide.

Un'altra caratteristica della classe C è la *facilità di polarizzazione*, infatti, se non è importante ai fini del progetto controllare il tempo di conduzione del transistor attraverso la tensione di polarizzazione, può essere sfruttata la tensione di soglia di 0.7 V (o  $V_{th}$ ), fissando a massa la base (o drain) del transistor attraverso una induttanza di choke a radiofrequenza. Il transistor, in questo modo, conduce solo per valori di tensione superiori alla tensione di 0.7 V (o  $V_{th}$ ), realizzando un classe C.

La classe E, invece, sfrutta un espediente per diminuire la potenza dissipata dal transistor; si fa in modo che la commutazione del transistor da interdizione a saturazione avvenga quando sull'elemento attivo la tensione ha già raggiunto il valore 0 V, e viceversa da saturazione a interdizione per la corrente. Questo porta ad una dissipazione praticamente *nulla* di potenza da parte del transistor nella fase di commutazione.

Si è inizialmente ipotizzato di progettare un amplificatore in classe E, in quanto questo presenta valori di rendimento molto elevati che sarebbero sicuramente migliori rispetto al classe C, ma un amplificatore in classe E è *difficile* da costruire e simulare, per il fatto che le impedenze da presentare al drain del transistor devono avere valori molto precisi per ottenere un funzionamento efficiente in classe E. Si è deciso, perciò, di iniziare lo studio con un classe C e, eventualmente, provare a simulare o costruire un classe E in futuro.

## 6.2 Adattamento d'impedenza

Nel progetto di un amplificatore di potenza a radiofrequenza, uno degli aspetti più importanti e controversi è l'adattamento d'impedenza. La letteratura in merito *non* è sempre concorde.

Per l'adattamento in ingresso al transistor di potenza, la soluzione adottata è sempre adattare il generatore in modo che l'impedenza, vista dai suoi morsetti verso il transistor, sia sempre pari al valore complesso coniugato della sua impedenza interna ( $Z_S^*$ ); lo stesso per il transistor, cioè fare in modo che l'ingresso del transistor veda a monte la sua impedenza complessa coniugata ( $Z_{in}^*$ ). Uno schema esplicativo è disponibile in Figura (6.1).

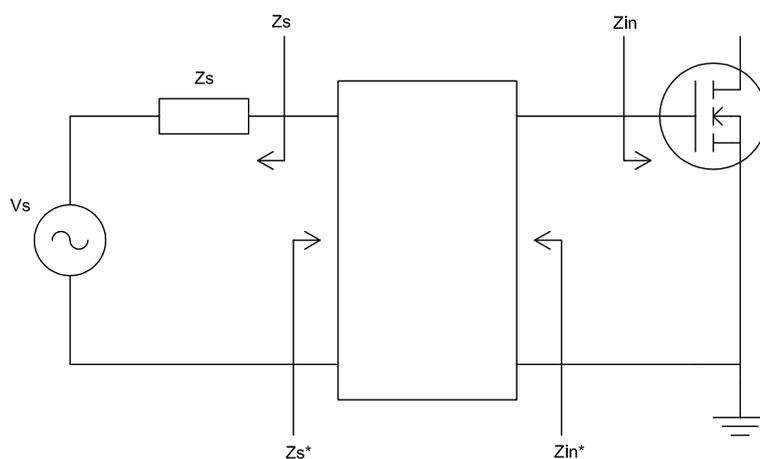


Figura 6.1: Schema a blocchi della rete di adattamento d'ingresso

Per quanto riguarda l'adattamento in uscita dell'elemento attivo, le soluzioni non sono più così chiare e uniformi. Infatti, durante lo studio di questo aspetto del progetto, i testi e gli articoli presi come riferimento propongono adattamenti basati su considerazioni molto diverse. Un primo esempio è l'adattamento calcolato, come per l'ingresso, considerando di avere in uscita al transistor una rete che adatti i  $50 \Omega$  del carico ad un valore di impedenza che è il complesso coniugato dell'impedenza di uscita del transistor ( $Z_{out}^*$ ) [6], come indicato in Figura 6.2. In "RF Power Amplifiers for Wireless Communications", l'autore Steve C. Cripps [3] propone un altro metodo

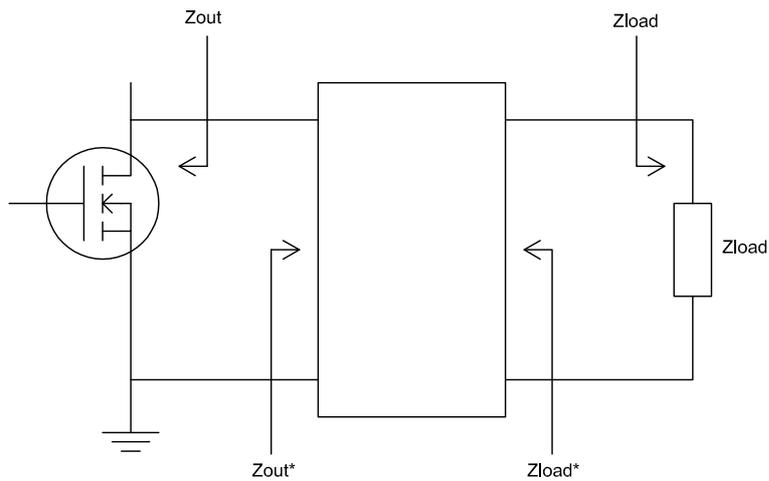


Figura 6.2: Schema a blocchi della rete di adattamento d'uscita nel caso di adattamento a  $Z_{out}^*$

per l'adattamento (Figura 6.3), cioè, adattare l'uscita del transistor in modo che la parte resistiva dell'impedenza vista verso il carico, sia uguale al valore di *resistenza ottimale* ( $R_{opt}$ ). La resistenza ottimale è il valore della

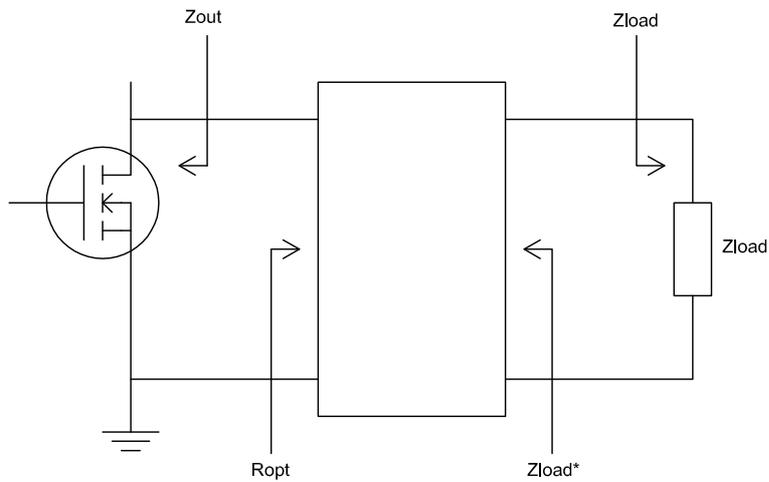


Figura 6.3: Schema a blocchi della rete di adattamento d'uscita nel caso di adattamento a  $R_{opt}$

resistenza, vista dal morsetto di uscita del transistor, per il quale, sia l'escursione di tensione che l'escursione di corrente sul carico, sono *massime*. In questo caso il carico riceverà una potenza definita potenza ottimale  $P_{opt}$ .

Una volta trovato questo valore, è sufficiente adattare l'impedenza di uscita del transistor alla resistenza ottimale per avere il trasferimento di potenza voluto.

Nel testo di Cripps [3] e nell'application notes AN721 di Motorola [1], il calcolo delle reti di adattamento viene effettuato tenendo conto anche della parte *capacitiva* dell'impedenza d'uscita del transistor. Come si vede meglio in Figura 6.4 il piano considerato a impedenza pari a  $R_{opt}$  è posizionato tra il transistor (considerato quindi ideale) e la capacità d'uscita  $C_{out}$  in parallelo tra drain e source. Nel calcolo effettuato della rete di adattamento d'uscita

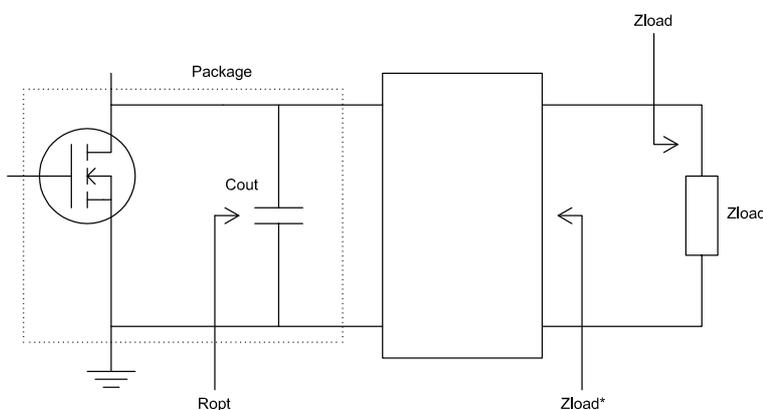


Figura 6.4: Schema a blocchi della rete di adattamento d'uscita nel caso di adattamento a  $R_{opt}$  con  $C_{out}$

dello stadio finale di potenza, come si vedrà nel Paragrafo 6.2.2, sono stati considerati entrambi i casi e in seguito confrontati. Inoltre, si è deciso di far eseguire al software di simulazione AWR un'*ottimizzazione* dei valori di induttanze e capacità delle reti di adattamento di ingresso ed uscita, ottenendo dei risultati non attesi (vedi Paragrafo 6.3.4).

### 6.2.1 Adattamento in ingresso al L2711

Come spiegato nel paragrafo precedente, l'adattamento di impedenza in ingresso al transistor di potenza, viene eseguito tenendo conto dell'impedenza  $Z_{in}$  vista dal morsetto di ingresso del componente e costruendo una

rete che presenti al transistor un valore di impedenza pari al suo complesso coniugato ( $Z_{in}^*$ ).

Il datasheet del transistor Polyfet L2711 [11] riporta una tabella con i valori di impedenza, misurati a varie frequenze, per una situazione con  $V_{DD} = 7.5$  V,  $I_{dq} = 200$  mA e  $P_{out} = 7$  W (Tabella 6.1). Come si può vedere,

L2711					
Freq [MHz]	100	250	500	750	1000
$Z_{in}$	0.5	0.4	0.4	0.5	0.6
	$-j30$	$-j11$	$-j4.4$	$-j1.6$	$-j0.1$
$Z_{out}$	2.6	2.3	2.1	2.0	1.8
	$-j1.4$	$-j1.9$	$-j3.1$	$-j4.8$	$-j5.6$

Tabella 6.1:  $Z_{in}$  e  $Z_{out}$  del L2711

l'impedenza alla frequenza più prossima ai 437.49 MHz della frequenza di lavoro è

$$Z_{in} = 0.4 - j4.4 \Omega$$

Anche se è misurata per condizioni di polarizzazione e carico diversi dal progetto in questione, si utilizza questo valore di impedenza per l'adattamento.

Come si vedrà in seguito nella simulazione (Paragrafo 6.3), il valore delle reti di adattamento d'ingresso ottimizzate per le condizioni di lavoro dell'amplificatore, adattano il generatore a valori di impedenza praticamente identici a quelli ricavati dal datasheet.

La rete da calcolare deve adattare il generatore con impedenza interna  $Z_S = 50 \Omega$ , ad un carico, costituito dal transistor, pari a  $Z_{in} = 0.4 - j4.4 \Omega$ , che corrisponde ad una resistenza del valore di  $0.4 \Omega$  in serie ad un condensatore di  $82.68$  pF. Per l'adattamento si è deciso di utilizzare una *rete a 3 elementi a T*, in modo da poter scegliere il valore di  $Q$  (Figura 6.5). Per il calcolo dei tre componenti passivi ( $L_1$ ,  $C_1$  e  $C_2$ ) si è scelto un valore di  $Q$  pari a 20; il condensatore che compone la parte immaginaria di  $Z_{in}$ , viene trala-

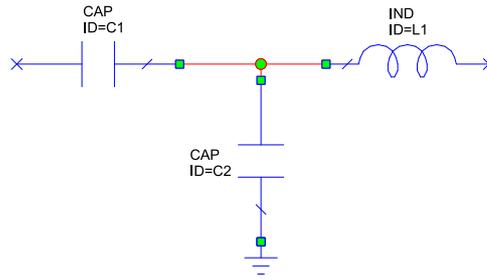


Figura 6.5: Rete di adattamento a 3 elementi a T

sciato nel calcolo dei componenti, per venire poi assorbito dall'induttanza serie  $L$ , che perciò, avrà un valore superiore a quanto calcolato.

Sono disponibili delle formule immediate per il computo dei valori della induttanza e dei condensatori [13]

$$\begin{aligned} X_{L'_1} &= Q R_{in} & (6.1) \\ &= 20 \cdot 0.4 = 8 \Omega \end{aligned}$$

$$\begin{aligned} X_{L_1} &= X_{L'_1} + X_{C_{in}} & (6.2) \\ &= 8 + 4.4 = 12.4 \Omega \end{aligned}$$

$$\begin{aligned} X_{C_1} &= R_S \sqrt{\frac{R_{in} (Q^2 + 1)}{R_S} - 1} & (6.3) \\ &= 50 \cdot \sqrt{\frac{0.4 \cdot (20^2 + 1)}{50} - 1} = 74.297 \Omega \end{aligned}$$

$$\begin{aligned} X_{C_2} &= \frac{R_{in} (Q^2 + 1)}{Q} \cdot \frac{1}{1 - \frac{X_{C_1}}{Q R_S}} & (6.4) \\ &= \frac{0.4 \cdot (20^2 + 1)}{20} \cdot \frac{1}{1 - \frac{74.297}{20 \cdot 50}} = 8.664 \Omega \end{aligned}$$

Essendo

$$L = \frac{X_L}{\omega}$$

e

$$C = \frac{1}{\omega X_C}$$

risultano

$$L_1 = 4.511 \text{ nH}$$

$$C_1 = 4.896 \text{ pF}$$

$$C_2 = 41.990 \text{ pF}$$

La rete diventa, perciò (Figura 6.6)

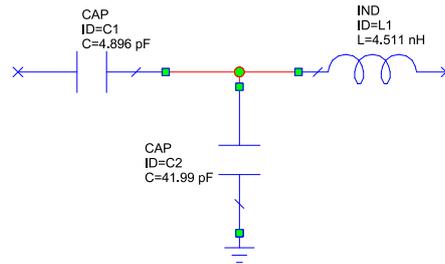


Figura 6.6: Rete di adattamento in ingresso

Si nota che la rete così progettata, offre già un blocco per la continua, dato dal condensatore in serie al generatore.

## 6.2.2 Adattamento in uscita al L2711

Come già accennato in precedenza, l'adattamento del transistor al carico di  $50 \Omega$  (l'antenna) è stato considerato in due diverse situazioni; la prima, attuando un adattamento complesso coniugato rispetto all'impedenza d'uscita del transistor  $Z_{out}$ ; la seconda, tenendo conto della resistenza ottimale  $R_{opt}$ , più la capacità d'uscita del componente. I due risultati saranno poi confrontati.

### Adattamento in uscita con $Z_{out}^*$

Nel primo caso, si fa riferimento al valore di impedenza  $Z_{out}$  ricavato, come nel caso dell'adattamento in ingresso, dal datasheet del L2711 [11] (valgono le stesse considerazioni fatte in precedenza). Dalla Tabella 6.1 si perviene ad un valore di

$$Z_{out} = 2.1 - j3.1 \Omega$$

che corrisponde ad un'impedenza composta da una resistenza del valore di  $2.1 \Omega$  in serie ad una capacità di  $117.35 \text{ pF}$ . Come nel caso dell'adattamento in ingresso, si utilizza una rete a 3 elementi a T. Quindi si ragiona come fatto in precedenza, con la sola differenza che la rete di adattamento risulta specchiata, cioè l'induttanza in serie all'ingresso del transistor, non sarà in ingresso al carico, bensì in uscita al componente attivo, come si vede in Figura 6.7.

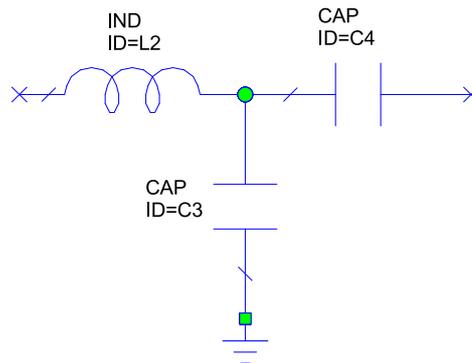


Figura 6.7: Rete di adattamento a 3 elementi a T

Utilizzando le 6.1, 6.2, 6.3 e 6.4 si perviene ai valori dei componenti passivi  $L_2$ ,  $C_3$  e  $C_4$ , che risultano

$$L_2 = 16.407 \text{ nH}$$

$$C_3 = 6.921 \text{ pF}$$

$$C_4 = 1.828 \text{ pF}$$

anche in questo caso  $Q = 20$ . Il circuito di adattamento d'uscita, calcolato tenendo conto dell'impedenza complessa coniugata, risulta (Figura 6.8)

### Adattamento in uscita con $R_{opt}$ e $C_{out}$

Dopo aver calcolato la rete di adattamento in uscita per  $Z_{out}^*$ , si procede al calcolo adattando l'uscita del transistor come descritto da Cripps [3]. L'autore consiglia di procedere ad un adattamento volto a presentare al transistor un carico pari alla resistenza ottimale  $R_{opt}$ , con la quale si ha

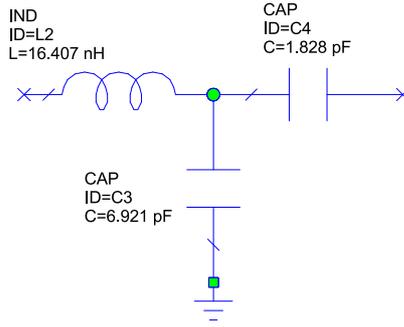


Figura 6.8: Rete di adattamento in uscita per  $Z_{out}^*$

il massimo trasferimento di potenza, tenendo conto, però, degli effetti capacitivi all'uscita del transistor. Questa situazione è evidente in Figura 6.4; si nota che il transistor “ideale” deve vedere verso il carico una resistenza pari a  $R_{opt}$ , per cui se si considera un piano di impedenza spostato a destra rispetto al condensatore  $C_{out}$ , si giunge alla conclusione, che il transistor “reale” per erogare la massima potenza, deve vedere, oltre alla resistenza ottimale, un elemento che assorba l'effetto capacitivo d'uscita. La resistenza ottimale è quel valore per il quale la forma d'onda d'uscita raggiunge la massima escursione possibile in tensione e in corrente, questo significa che la potenza erogata sarà

$$P_{opt} = \frac{V_{max}^2}{2 R_{opt}} \quad (6.5)$$

$V_{max}$  prende il valore di  $V_{DD}$ , considerando che il transistor abbia tensione di saturazione nulla. In questo caso il valore di  $R_{opt}$  risulta

$$\begin{aligned} R_{opt} &= \frac{V_{DD}^2}{2 P_{opt}} \\ &= \frac{5^2}{2 \cdot 3} = 4.167 \Omega \end{aligned} \quad (6.6)$$

Come si vede, si è scelto un valore di potenza da ottenere pari a 3 W, questo per non sottodimensionare l'amplificatore.

Il condensatore d'uscita, invece, è stato ricavato dal datasheet del transistor [11] (che riporta il valore  $C_{oss}$ ). Questo capacità è pari a

$$C_{out} = C_{oss} = 40 \text{ pF}$$

Si procede, perciò, ad adattare il transistor, rappresentato dalla resistenza ottimale  $R_{opt}$  in parallelo al condensatore d'uscita  $C_{out}$ , al carico di  $50 \Omega$  (Figura 6.9).

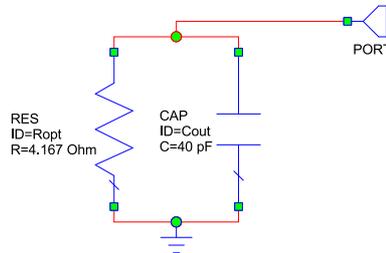


Figura 6.9: Schematizzazione dell'impedenza d'uscita del L2711 (parallelo)

L'impedenza in parallelo corrisponde ad una resistenza del valore di  $4.167 \Omega$  e una reattanza  $X_C$  pari a  $9.095 \Omega$ ; trasformata in una serie, risulta (Figura 6.10)

$$Z' = R' - jX_C' = 3.444 - j1.578 \Omega$$

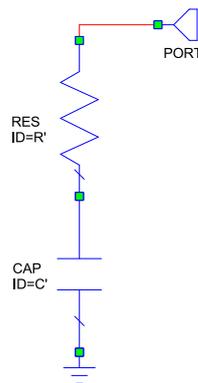


Figura 6.10: Schematizzazione dell'impedenza d'uscita del L2711 (serie)

Adattando in modo complesso coniugato, il transistor deve vedere verso il carico, un valore di impedenza di

$$(Z')^* = 3.444 + j1.578$$

Con riferimento agli adattamenti calcolati in precedenza, una rete adattatrice a 3 elementi a T con  $Q=20$  (Figura 6.11), risulta avere valori di  $L_2$ ,

$C_3$  e  $C_4$  pari a

$$L_2 = 25.632 \text{ nH}$$

$$C_3 = 3.909 \text{ pF}$$

$$C_4 = 1.410 \text{ pF}$$

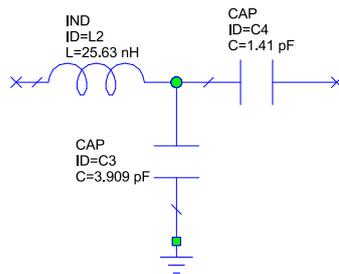


Figura 6.11: Rete di adattamento in uscita per  $R_{opt}$  e  $C_{out}$

## 6.3 Simulazione con AWR

Dopo aver calcolato le reti di adattamento in ingresso ed in uscita, con i due metodi, si è proceduto alla simulazione mediante il software AWR.

Il programma, come è già stato detto, contiene in libreria il modello del transistor L2711. Questo modello è una traduzione, in un linguaggio tipico di AWR, di un modello Spice; si riporta in Appendice B il listato che descrive il modello del Polyfet L2711 e lo schema delle connessioni tradotto dalla netlist, per una più facile lettura del modello.

### 6.3.1 Problemi incontrati nella simulazione

Durante la simulazione, si sono incontrati diversi *problemi* derivanti dal modello del transistor impiegato. Questi problemi hanno rallentato il lavoro in maniera consistente prima di venir risolti, solo in parte, in modo da permettere una simulazione, anche se, molto *limitata* in frequenza.

Questi problemi si sono manifestati non appena iniziata la simulazione dello stadio di potenza, infatti, con i settaggi del numero di armoniche da calcolare e dell'errore relativo massimo, tipici di AWR, la simulazione non procedeva e si bloccava con vari messaggi di errore. Riducendo progressivamente il numero di armoniche e l'errore, si è giunti a simulazioni complete, ma con delle informazioni non molto attendibili, soprattutto per quanto riguarda le forme d'onda della corrente sul transistor.

Grazie al simulatore, utilizzando un generatore che faccia una scansione delle tensioni sul gate e sul drain, è stato possibile tracciare il grafico delle curve caratteristiche di  $I_D$  in funzione della tensione  $V_{DS}$  e della tensione presente sul gate ( $V_{GS}$ ) del L2711 (Figura 6.12). Dall'analisi di queste curve

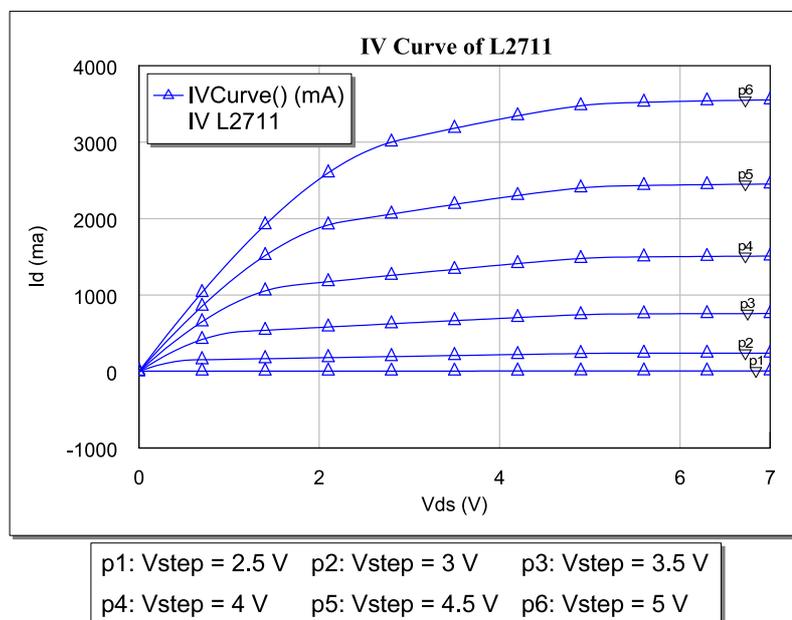


Figura 6.12: Curve caratteristiche del transistor L2711

si evince che la *tensione di soglia*  $V_{th}$  è compresa tra 2.5 V e 3 V, infatti, il transistor entra in conduzione solo per valori superiori a  $V_{th}$ .

Osservando le forme d'onda della tensione di gate  $V_{gate}$  (in rosa) e della corrente sul source  $I_S$  (in blu), ricavate dalle simulazioni successive (sono disponibili i grafici in Figura 6.13), si vede come la conclusione ricavata dalle

curve caratteristiche, *non* sia rispettata. Infatti, la corrente che attraversa il componente dal drain al source è presente anche per valori di tensione sul gate inferiori a  $V_{th}$ . Questo, può essere spiegato dall'utilizzo nella si-

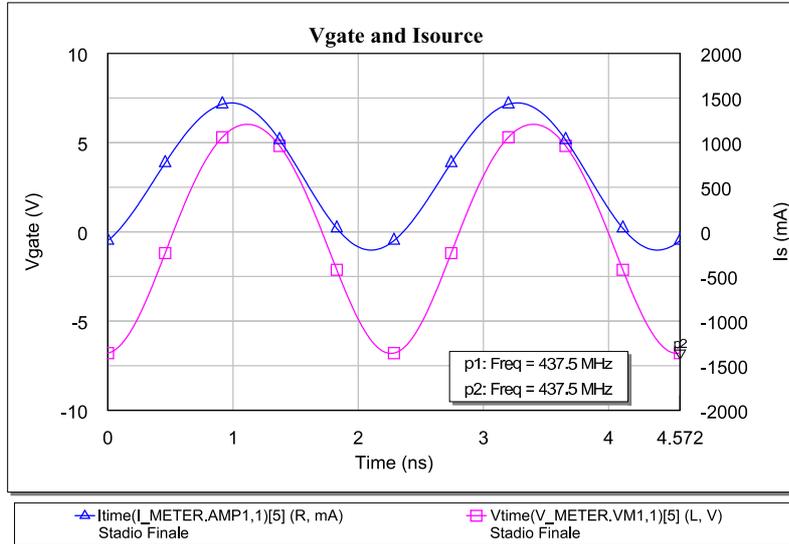


Figura 6.13: Forme d'onda della tensione sul gate e della corrente sul source del L2711

mulazione di un numero di armoniche molto basso, quindi non sufficienti a descrivere una forma d'onda molto distorta, ma questo valore è l'unico che consente una simulazione che non dia errori in fase di elaborazione. Non avendo la disponibilità di simulare il circuito con un contenuto armonico superiore, la tipica forma d'onda della corrente sul source in un amplificatore classe C, non può essere visualizzata correttamente.

Da una prova effettuata in bassa frequenza (1 MHz) utilizzando i valori tipici di AWR per la simulazione, è risultato che la forma della corrente  $I_S$  (in blu) era realmente una *corrente impulsiva* di durata pari al tempo in cui la tensione di gate (in rosa) superava la tensione di soglia, come si può notare in Figura 6.14.

Questo deve accadere anche alla frequenza di lavoro di 437.49 MHz, ma la simulazione, come già detto, si blocca con vari errori di elaborazione. La conclusione ricavata è che il modello fornito da Polyfet ad AWR *non è affidabile* per frequenze elevate.

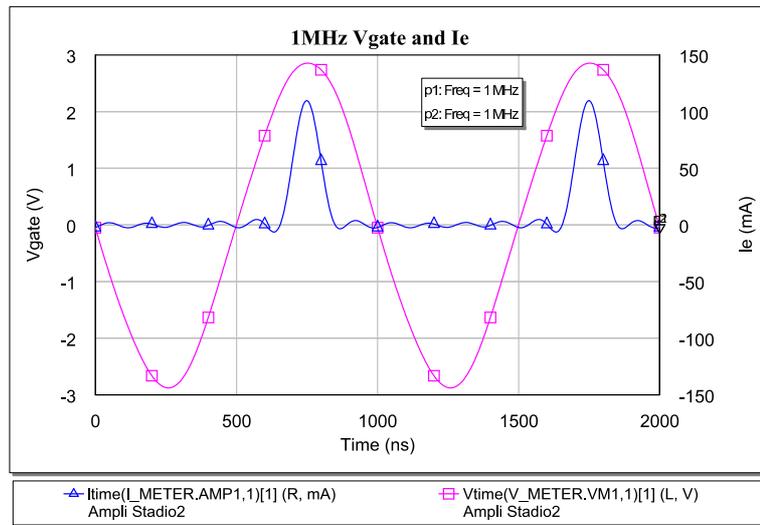


Figura 6.14: Forme d'onda della tensione sul gate e della corrente sul source del L2711 (a 1MHz)

### 6.3.2 Simulazione del circuito adattato per $Z_{out}^*$

Il circuito usato per la simulazione dello stadio finale, adattato all'impedenza di uscita del transistor, risulta in Figura 6.15. I valori utilizzati per

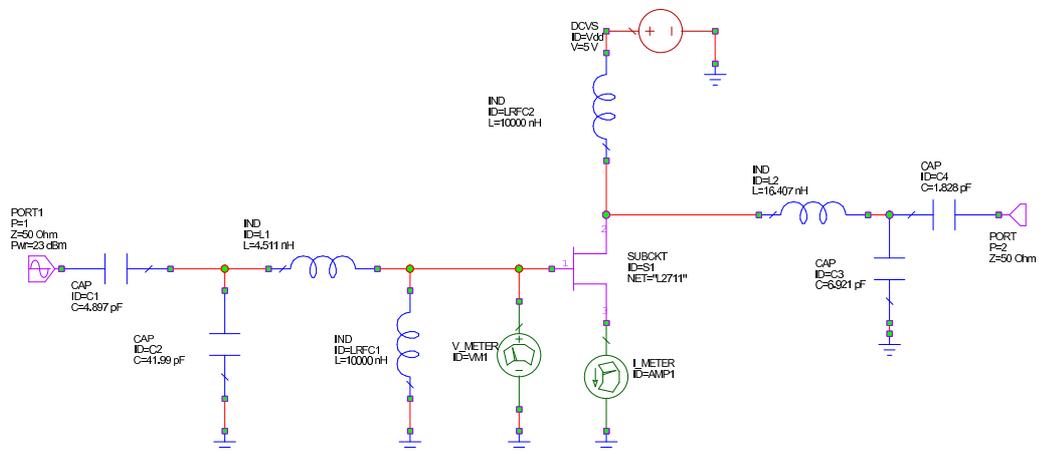


Figura 6.15: Circuito adattato in uscita per  $Z_{out}$

le reti di adattamento sono stati calcolati nei paragrafi 6.2.1 e 6.2.2.

La simulazione ha evidenziato che la soluzione di adattare l'impedenza d'uscita del transistor ai 50  $\Omega$  del carico, non è la soluzione migliore, infatti,

il guadagno  $G$  risulta pari a

$$G = 4.30 \text{ dB}$$

e la potenza di uscita

$$P_{out} = 27.3 \text{ dBm}$$

per un valore di potenza in ingresso pari a 23 dBm. Questi valori sono molto bassi rispetto agli obiettivi proposti.

Dalla simulazione sono emersi anche altri valori, quali: la potenza erogata dalla sorgente  $P_{DD}$ , che è risultata uguale a

$$P_{DD} = 29.6 \text{ dBm}$$

e il rendimento dell'amplificatore

$$\eta \simeq 59\%$$

Sono disponibili nei grafici seguenti, le forme d'onda della tensione e della corrente di uscita  $V_{out}$  e  $I_{out}$  (in rosa e blu in Figura 6.16) e un confronto tra la tensione in ingresso  $V_{in}$  (blu) e la tensione in uscita  $V_{out}$  (rosa) in Figura 6.17.

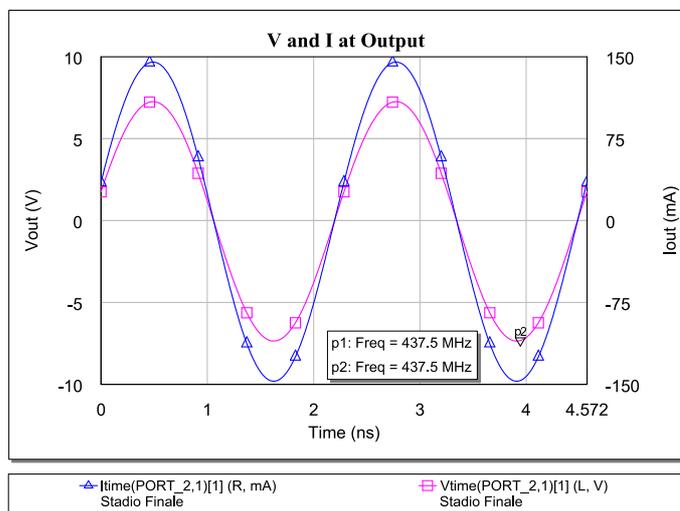


Figura 6.16: Forme d'onda della tensione e della corrente di uscita ( $V_{out}$  e  $I_{out}$ )

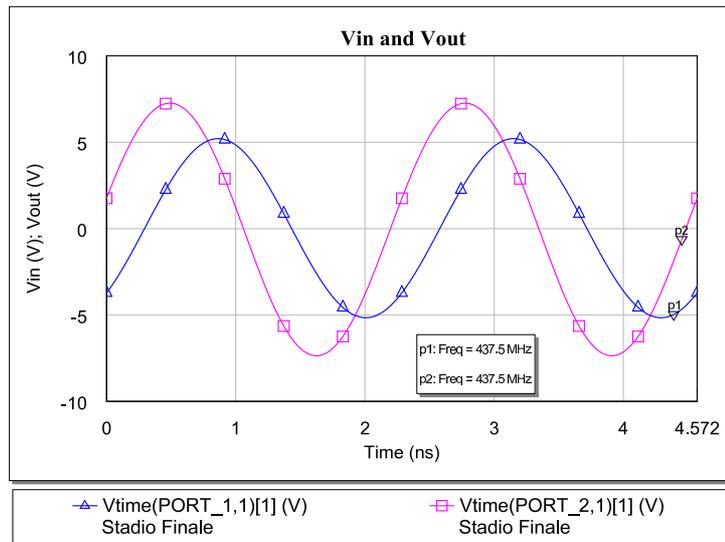


Figura 6.17: Confronto tra  $V_{in}$  e  $V_{out}$

### 6.3.3 Simulazione del circuito adattato per $R_{opt}$ e $C_{out}$

Lo schema circuitale utilizzato per la simulazione, adattando il transistor alla resistenza ottimale e tenendo conto della capacità d'uscita, è riportato in Figura 6.18.

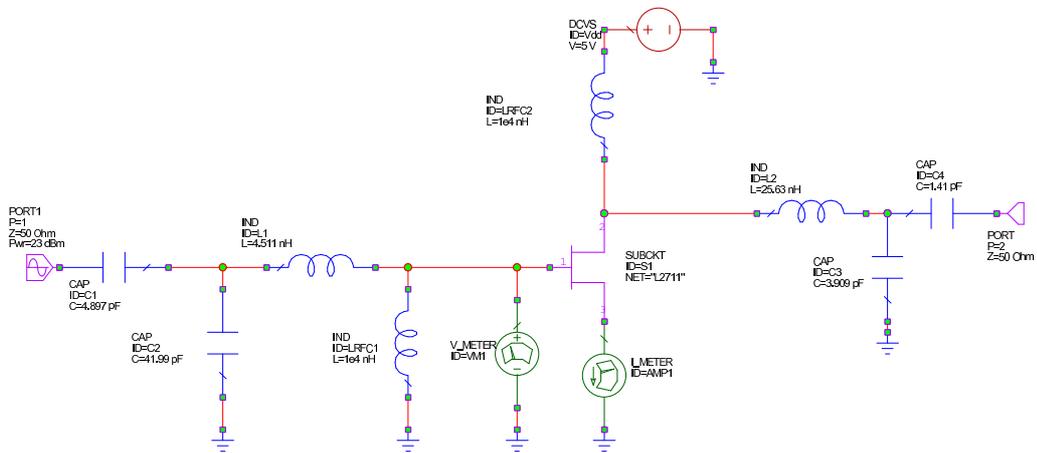


Figura 6.18: Circuito adattato in uscita per  $R_{opt}$  e  $C_{out}$

I valori utilizzati per le reti di adattamento sono stati calcolati nei paragrafi 6.2.1 e 6.2.2.

Nella simulazione è stato evidenziato un miglioramento del valore del guadagno  $G$  e della potenza di uscita  $P_{out}$ , rispetto al caso precedente di adattamento verso  $Z_{out}^*$ , infatti, sempre per un livello di potenza in ingresso di 23 dBm, risulta

$$G = 4.80 \text{ dB}$$

e

$$P_{out} = 27.8 \text{ dBm}$$

Il rendimento, invece, ha risentito in maniera negativa, come si vede dai dati ricavati. Essendo

$$P_{DD} = 30.8 \text{ dBm}$$

il rendimento dell'amplificatore risulta

$$\eta \simeq 50\%$$

Anche in questo caso, sono disponibili le forme d'onda della tensione e della corrente di uscita  $V_{out}$  e  $I_{out}$  (in rosa e blu in Figura 6.19), oltre che, un confronto tra la tensione in ingresso  $V_{in}$  (blu) e la tensione in uscita  $V_{out}$  (rosa) in Figura 6.20

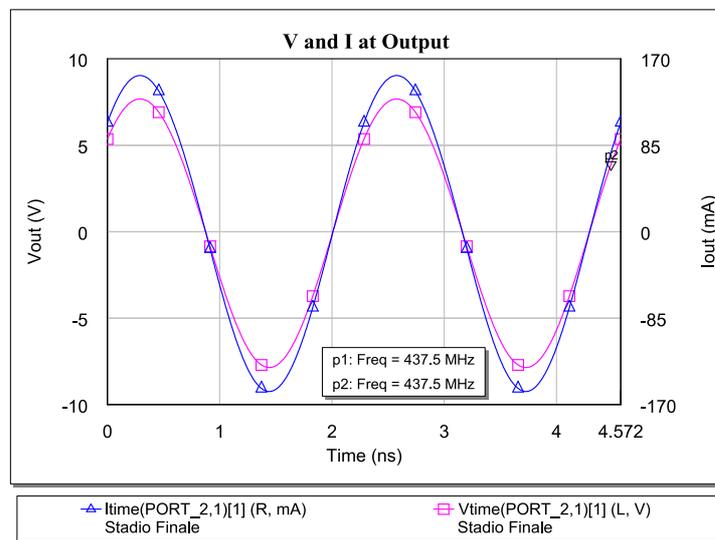


Figura 6.19: Forme d'onda della tensione e della corrente di uscita ( $V_{out}$  e  $I_{out}$ )

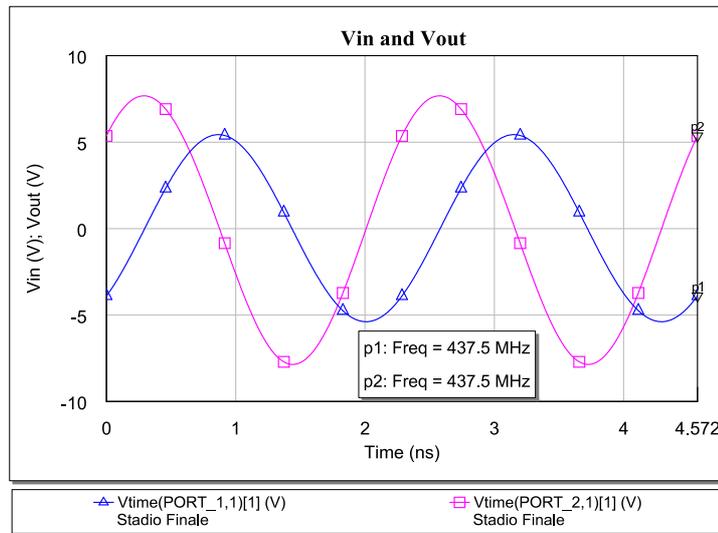


Figura 6.20: Confronto tra  $V_{in}$  e  $V_{out}$

### 6.3.4 Simulazione del circuito ottimizzato da AWR

Dopo le simulazioni effettuate sui circuiti calcolati seguendo le indicazioni teoriche, si è deciso di ottimizzare i valori dei componenti delle reti di adattamento di ingresso ed uscita, utilizzando le funzionalità del software di simulazione, che offre uno strumento atto all'ottimizzazione. Si è impostato

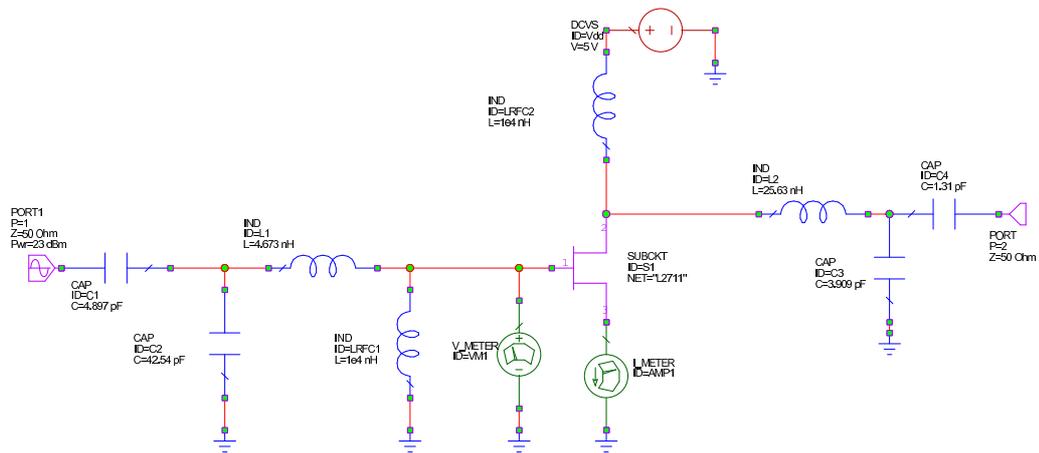


Figura 6.21: Circuito ottimizzato da AWR

l'obiettivo (*Goal*) di massimizzare il guadagno dell'amplificatore, variando

i valori di  $L_1$ ,  $C_1$  e  $C_2$  che compongono la rete di adattamento d'ingresso e i valori di  $L_2$ ,  $C_3$  e  $C_4$  che costituiscono la rete in uscita. AWR ha calcolato, variando in modo casuale i valori dei componenti (opzione *Random Local*), 200 possibili configurazioni e ha fornito una rete (Figura 6.21) dalle prestazioni molto superiori a quelle ricavate dai calcoli. I valori dei componenti sono risultati

$$L_1 = 4.673 \text{ nH}$$

$$C_1 = 4.897 \text{ pF}$$

$$C_2 = 42.54 \text{ pF}$$

per la rete in ingresso, e

$$L_2 = 25.63 \text{ nH}$$

$$C_3 = 3.909 \text{ pF}$$

$$C_4 = 1.310 \text{ pF}$$

per quella in uscita.

Come si vede dalle Figure 6.22 e 6.23, che riportano gli andamenti in frequenza del guadagno  $G$  e della potenza d'uscita  $P_{out}$ , calcolati per  $P_{in} = 23 \text{ dBm}$ . Il guadagno dell'amplificatore alla frequenza di 437.49 MHz risulta

$$G = 10.1 \text{ dB}$$

e la potenza in uscita al carico

$$P_{out} = 33.1 \text{ dBm}$$

Questi valori sono *nettamente superiori* a quelli riferiti alle simulazioni precedenti.

L'andamento della potenza erogata dall'alimentazione  $P_{DD}$  è disponibile in Figura 6.24, dove si vede che alla frequenza di lavoro di 437.49 MHz

$$P_{DD} = 35.0 \text{ dBm}$$

quindi il rendimento risulta

$$\eta \simeq 65\%$$

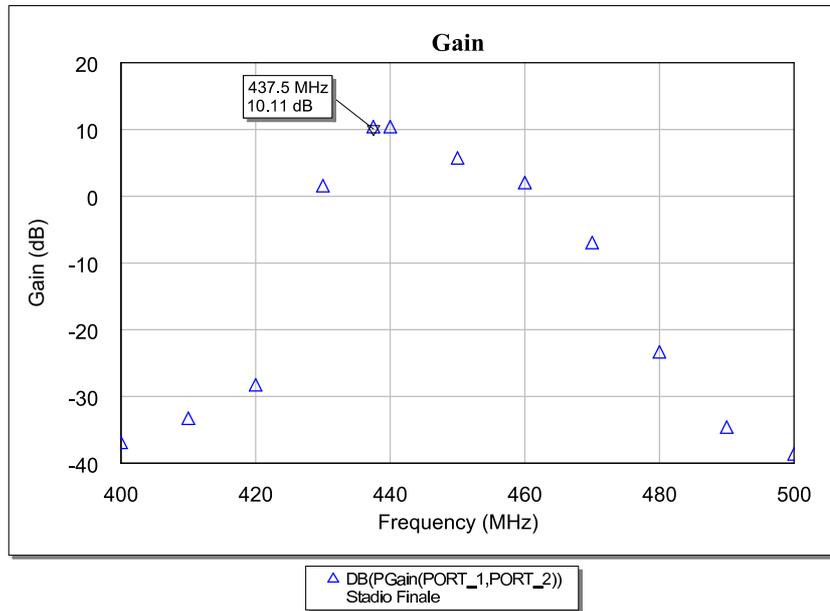


Figura 6.22: Andamento del guadagno in funzione della frequenza

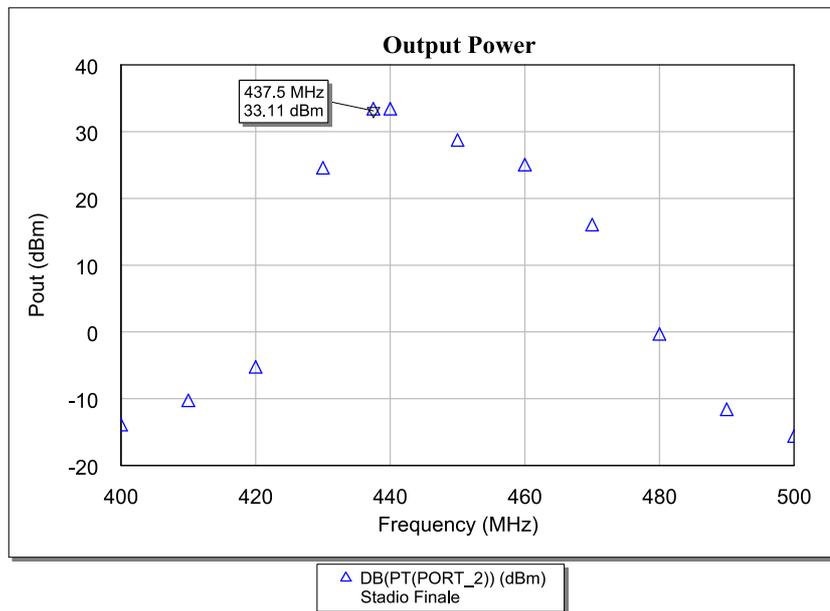


Figura 6.23: Andamento della potenza di uscita in funzione della frequenza

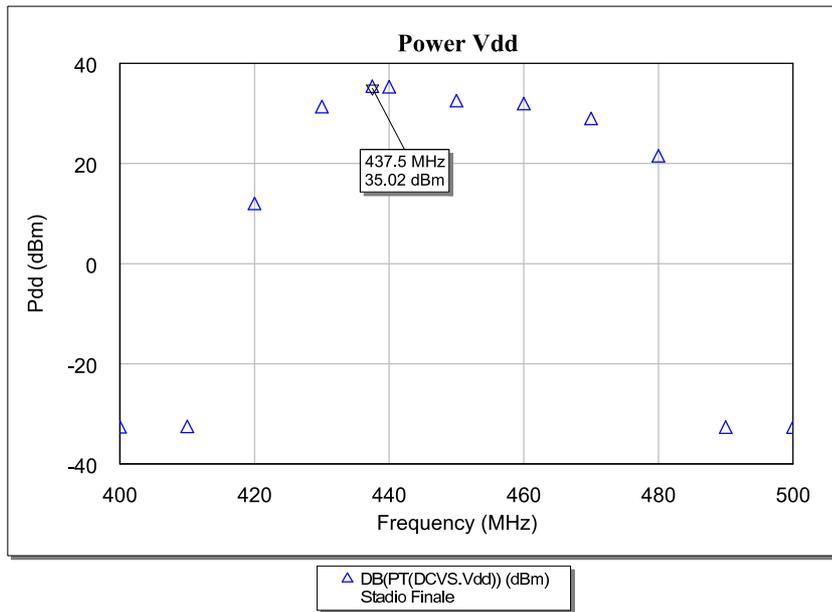


Figura 6.24: Andamento della potenza erogata dall'alimentazione in funzione della frequenza

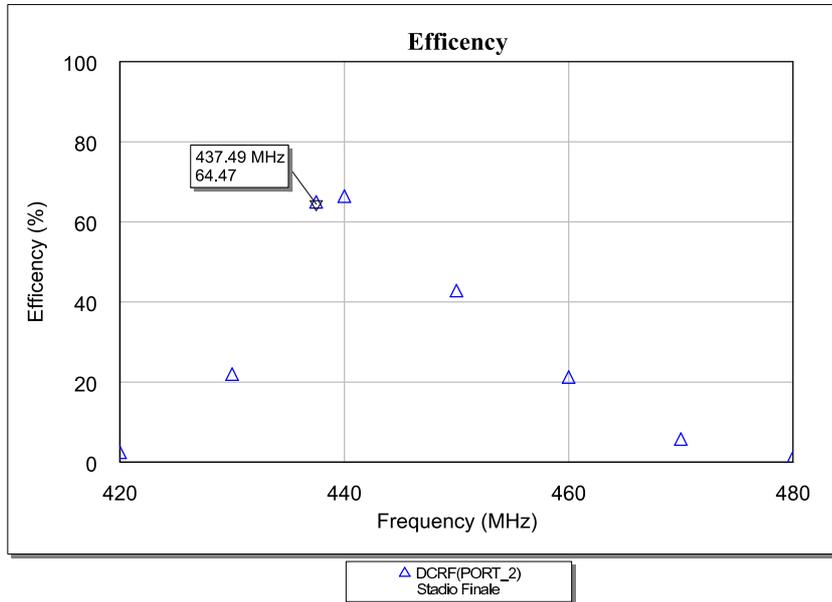


Figura 6.25: Andamento del rendimento in funzione della frequenza

Si precisa che, gli ultimi grafici sono stati tracciati solo per *pochi* punti, in quanto l'inadeguatezza del modello del transistor si è tradotta nell'allungamento dei tempi di attesa per la simulazione a valori davvero eccessivi.

Si possono osservare, di seguito, i grafici delle forme d'onda in uscita, sul carico, della tensione e della corrente  $V_{out}$  e  $I_{out}$  (in rosa e blu in Figura 6.26) e il confronto tra la tensione in ingresso  $V_{in}$  (blu) e la tensione in uscita  $V_{out}$  (rosa) in Figura 6.27. Si nota molto bene, in questo caso, l'entità dell'amplificazione della tensione in ingresso.

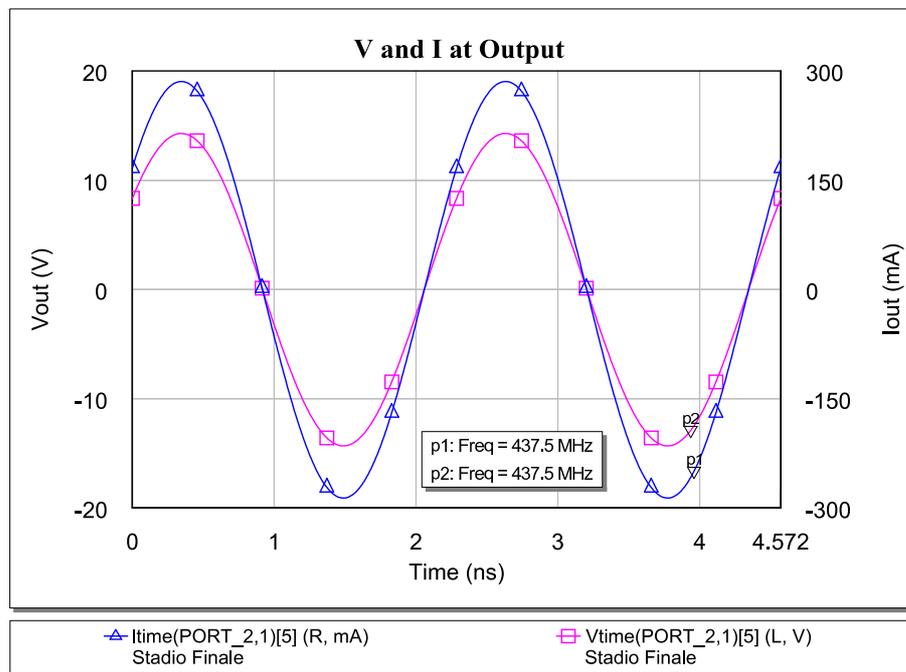


Figura 6.26: Forme d'onda della tensione e della corrente di uscita ( $V_{out}$  e  $I_{out}$ )

I problemi, già citati, di simulazione (si faccia riferimento al Paragrafo 6.3.1) sono visibili nei grafici delle forme d'onda della corrente di source  $I_S$  e della tensione di gate  $V_{gate}$  (rispettivamente in blu e rosa in Figura 6.28)

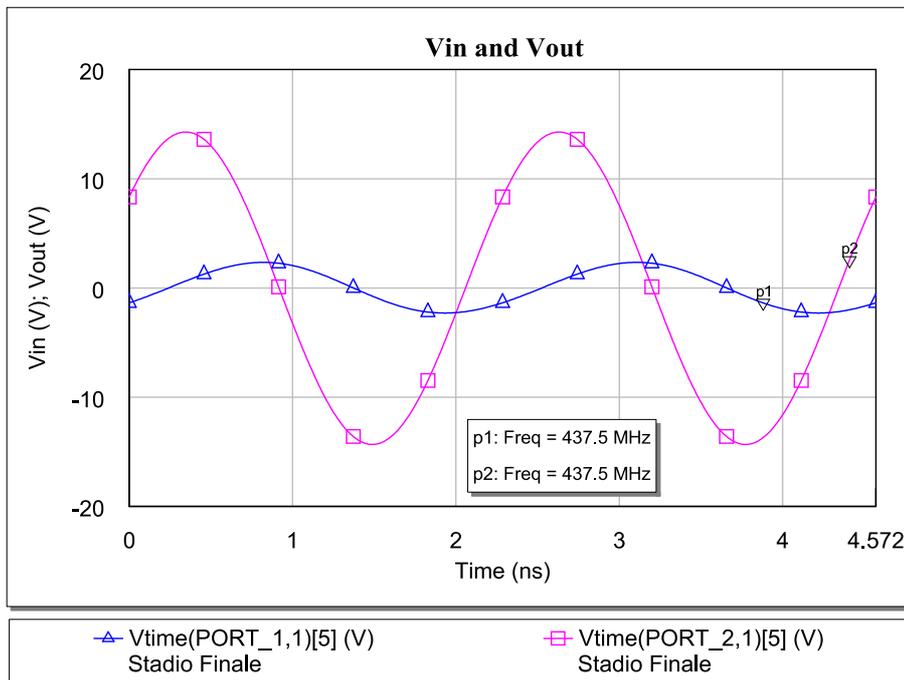


Figura 6.27: Confronto tra  $V_{in}$  e  $V_{out}$

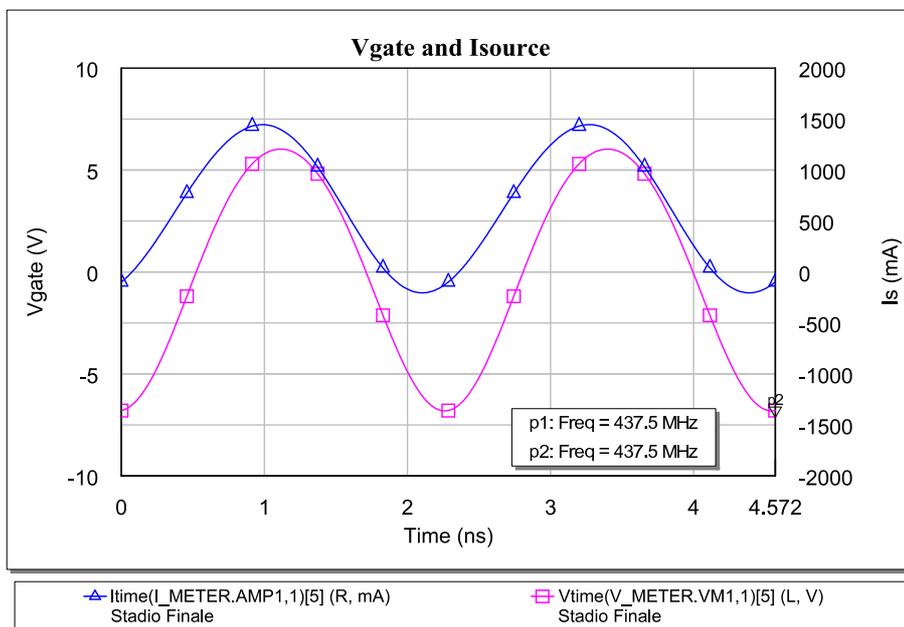


Figura 6.28: Forme d'onda della tensione sul gate e della corrente sul source del L2711

Si è proceduto, inoltre, ad un'analisi per *più livelli* di segnale in ingresso in modo da visualizzare l'andamento della potenza per un eventuale controllo del guadagno, atto alla stabilizzazione della potenza d'uscita; di seguito è disponibile il grafico della potenza d'uscita  $P_{out}$  (Figura 6.29) per  $P_{in}$  compreso tra 20 e 23 dBm

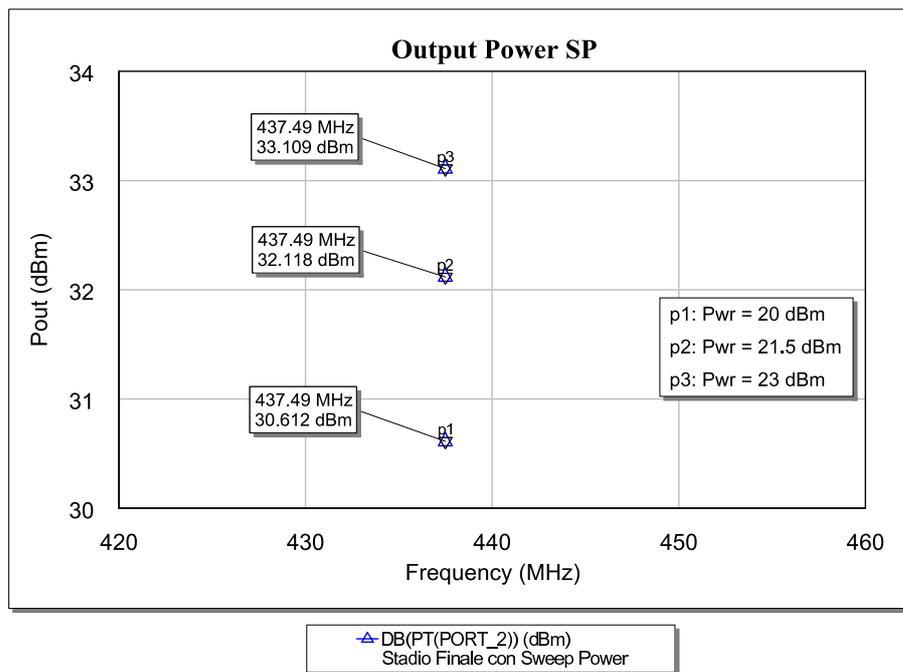


Figura 6.29: Potenza in uscita per vari livelli del segnale in ingresso

Per cercare di capire verso quale direzione si è spinta l'ottimizzazione elaborata da AWR, si è deciso di misurare il valore delle impedenze delle reti di ingresso e uscita, viste dai terminali del transistor; per fare ciò, ancora una volta, si è utilizzato il software. Infatti, è stato possibile misurare, senza calcolare, il valore di impedenza vista all'ingresso e all'uscita del dispositivo. Gli schemi sui quali sono state effettuate le misure sono in Figura 6.30 e 6.31.

I risultati delle misure alla frequenza di lavoro di 437.49 MHz sono disponibili in Figura 6.32 e 6.33. Esse rivelano che, i valori delle impedenze

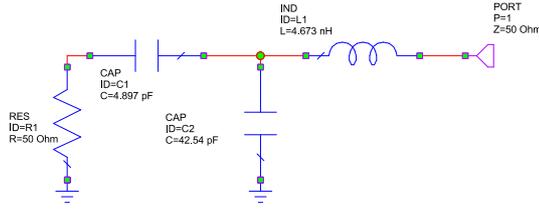


Figura 6.30: Circuito per il calcolo dell'impedenza vista dal gate del transistor verso il generatore

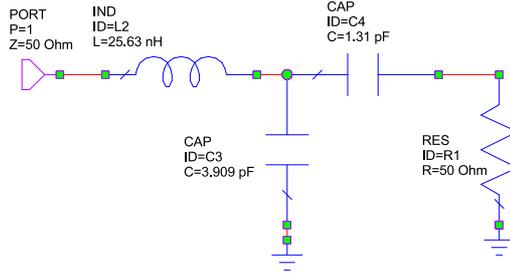


Figura 6.31: Circuito per il calcolo dell'impedenza vista dal drain del transistor verso il carico

normalizzate a  $50 \Omega$  sono

$$Z_{adattIN(norm)} = 0.0078 + j 0.0988 \Omega$$

$$Z_{adattOUT(norm)} = 0.0619 + j 0.0067 \Omega$$

corrispondenti a

$$Z_{adattIN} = 0.3900 + j 4.9400 \Omega$$

$$Z_{adattOUT} = 3.0950 + j 0.3350 \Omega$$

Calcolando il complesso coniugato di  $Z_{adattIN}$  si perviene ad un valore che, ragionevolmente, corrisponde all'impedenza d'ingresso del transistor (come spiegato nel Paragrafo 6.2.1); risulta, perciò, che l'impedenza vista sul gate del L2711 è

$$Z_{adattIN}^* = 0.3900 - j 4.9400 \Omega$$

un valore molto prossimo a quello ricavato dal datasheet del transistor ( $Z_{in} = 0.4 - j 4.4 \Omega$ ) [11] e usato per il calcolo a mano.

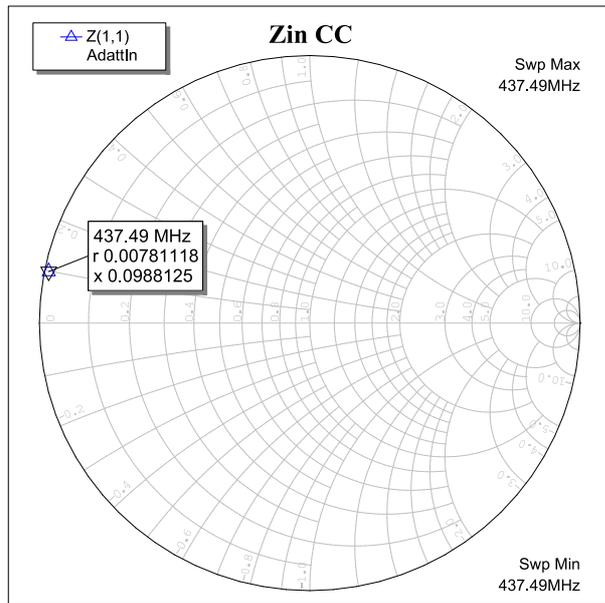


Figura 6.32: Impedenza della rete di adattamento di ingresso, dal gate verso il generatore

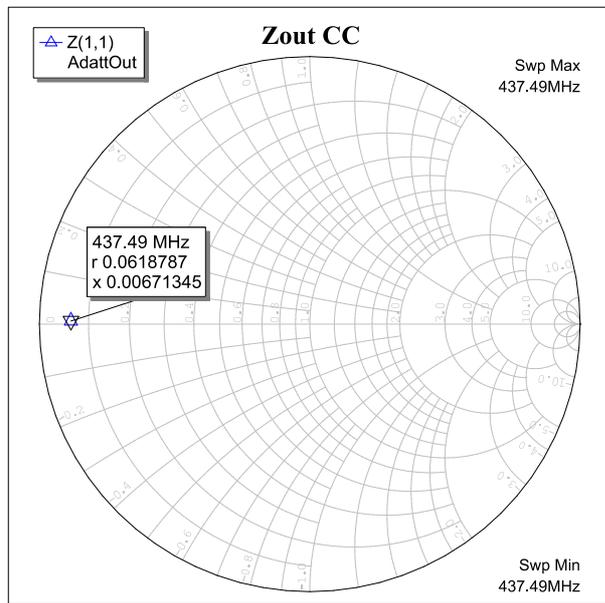


Figura 6.33: Impedenza della rete di adattamento di uscita, dal drain verso il carico

Per quanto riguarda l'impedenza della rete di adattamento d'uscita, invece, il valore misurato risulta puramente resistivo. Questo valore, ricavato dall'ottimizzazione, massimizza la potenza erogata al carico. Come detto nel Paragrafo 6.2.2, è corretto adattare il transistor ad un carico resistivo tale che la potenza sia massima, ma è altrettanto corretto, e necessario, tenere conto degli effetti capacitivi del transistor. Si devono ancora valutare in maniera adeguata questi risultati.

### 6.3.5 Considerazioni sugli adattamenti calcolati (per $Z_{out}$ e $R_{opt}$ con $C_{out}$ )

Nella fase di progetto delle reti di adattamento, si è considerato anche il caso di adattare il carico all'impedenza di uscita del transistor. L'adattamento verso il complesso coniugato di  $Z_{out}$ , però, viene effettuato in presenza di circuiti lineari e in regime sinusoidale. Naturalmente, questo non è il caso che stiamo trattando, in quanto il dispositivo lavora in regime fortemente non lineare, funge 'quasi' da interruttore. I risultati derivanti dalla simulazione (Paragrafo 6.3.2) sono molto bassi rispetto agli obiettivi prefissati, proprio per questo motivo.

Per quanto riguarda l'adattamento verso  $R_{opt}$  con  $C_{out}$ , invece, i dati sulle prestazioni dovrebbero subire un notevole incremento dovuto all'adattamento fatto in maniera corretta. Per la progettazione della rete in questione, ci si è attenuti alla teoria di Cripps [3] e dell'application notes AN721 di Motorola [1], ricavando la resistenza ottimale dal valore di potenza desiderata e il valore di capacità in uscita dal datasheet del componente. Nonostante questo, i livelli della potenza e del guadagno non hanno subito variazioni rilevanti, cosa che, invece, è avvenuta dopo l'ottimizzazione.

Si intendeva, con l'adattamento verso  $Z_{out}$ , mostrare come i risultati fossero bassi rispetto alla rete di adattamento verso  $R_{opt}$  e  $C_{out}$ ; questo non è stato possibile, si suppone per la scarsa bontà del modello del transistor utilizzato.

## 6.4 Simulazione con PSpice

Per controllare l'*attendibilità* dei risultati ottenuti usando AWR e il modello tradotto dal linguaggio Spice, si è proceduto ad una verifica, implementando il modello del transistor in PSpice e simulandone il comportamento. Anche in questo caso la simulazione non ha dato i risultati sperati, infatti, la stessa si blocca, durante l'elaborazione, per errori di convergenza. Si può vedere solo il transitorio della simulazione, dove si nota che la tensione in ingresso è già stabilizzata, mentre l'uscita sta ancora convergendo ad un valore stabile, che però non si riesce a visualizzare (Figura 6.34).

Degna di nota è la prova effettuata eliminando il transistor jfet dal modello del transistor di Figura B.1 (Appendice B), infatti, è proprio questo componente che genera gli errori di simulazione. Senza la presenza del jfet, l'elaborazione dei risultati di simulazione ha conclusione e si visualizza una forma d'onda molto simile a quella calcolata con AWR, con la solita corrente (errata) non impulsiva (Figura 6.35).

Si può ipotizzare, perciò, che in AWR le forme d'onda delle correnti di source, *non* sono errate *solo* a causa della scarsità di armoniche che le descrivono, bensì *anche* a causa di un modello non molto accurato per descrivere le non linearità di un classe C.

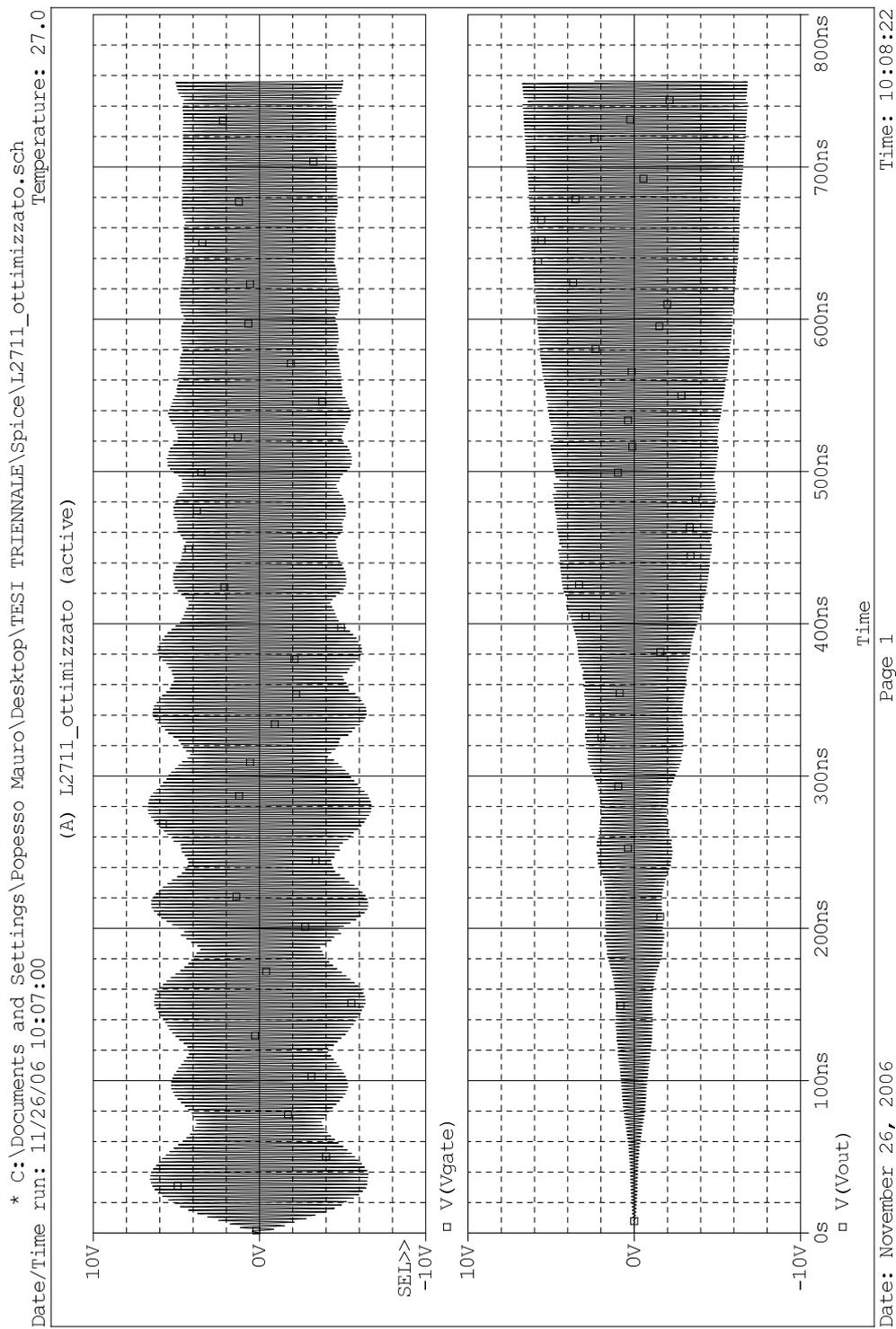


Figura 6.34: Simulazione con PSpice. Forme d'onda delle tensioni sul gate ( $V_{gate}$ ) e sul carico ( $V_{out}$ )

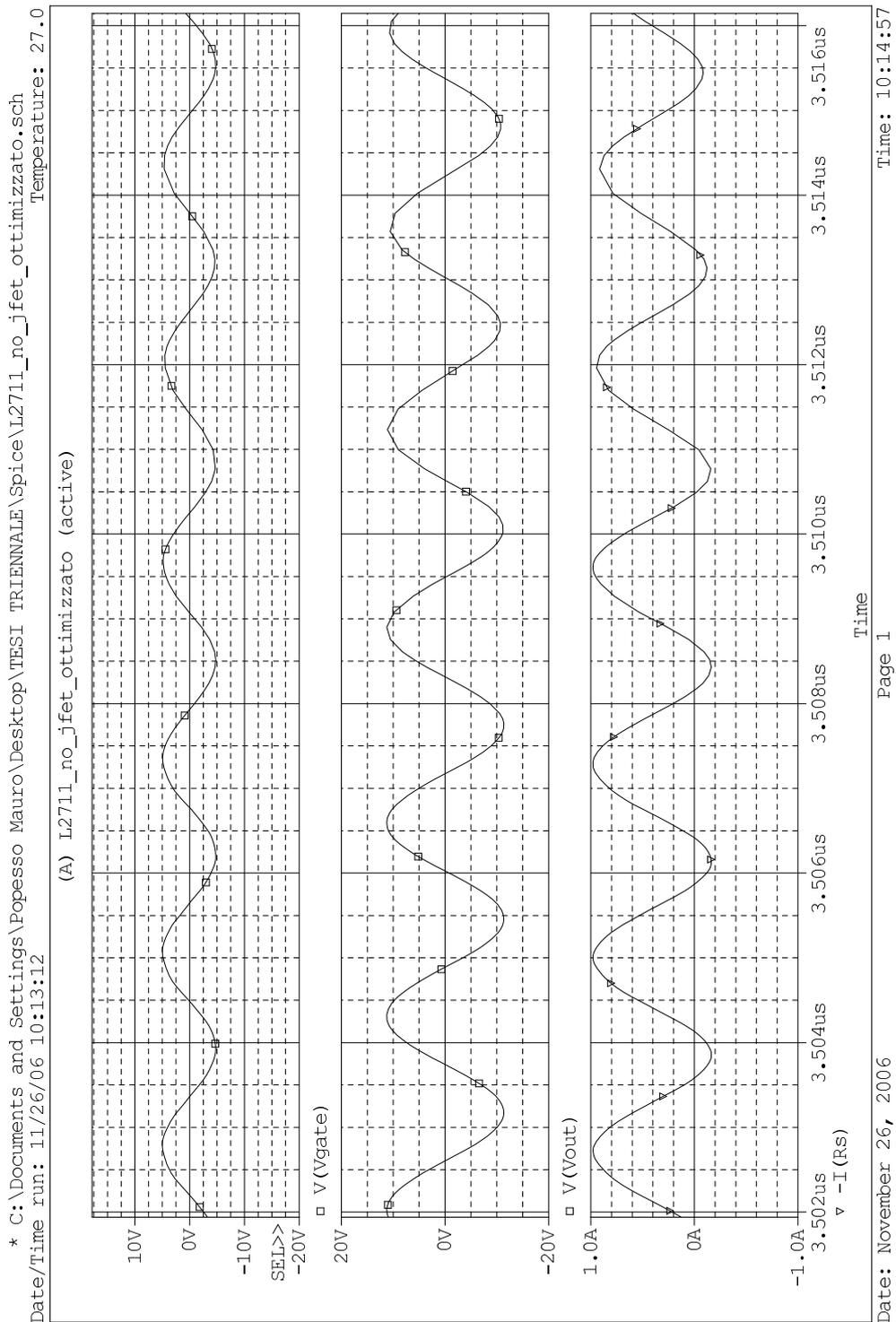


Figura 6.35: Simulazione con PSpice. Forme d'onda delle tensioni sul gate ( $V_{gate}$ ), sul carico ( $V_{out}$ ) e della corrente sul drain ( $I_D$ )



# Capitolo 7

## Driver

### 7.1 Active Bias

La polarizzazione attiva è un tipo di polarizzazione che permette una *stabilità maggiore* del punto di lavoro per il transistor a radiofrequenza. Questo aspetto è molto importante in quanto, si utilizza un transistor *BJT* per il progetto del driver; come è noto, il BJT ha un coefficiente di temperatura positivo che può portare ad una *deriva termica* del componente. Si utilizza, perciò, l'active bias in modo da ridurre questo rischio, che comprometterebbe l'intero amplificatore.

Lo schema tipico di una polarizzazione attiva è visibile in Figura 7.1, si nota la presenza di un transistor pnp che ha la sola funzione di polarizzare il transistor a radiofrequenza e di stabilizzare il suo punto di lavoro. Questo transistor può essere un normale BJT e non un componente a radiofrequenza, in quanto è separato dal segnale RF attraverso le induttanze di choke  $L_{RFC1}$  e  $L_{RFC2}$ . La funzione stabilizzatrice, come si vede dallo schema, interviene quando la corrente di collettore del transistor npn tende ad aumentare; infatti, se questa corrente aumenta, si incrementa anche la corrente sulla resistenza  $R_3$ , che fa aumentare la caduta su di essa e, quindi, diminuire la tensione tra emettitore e collettore del transistor pnp. Questa diminuzione porta il transistor a diminuire la sua corrente di emettitore e di

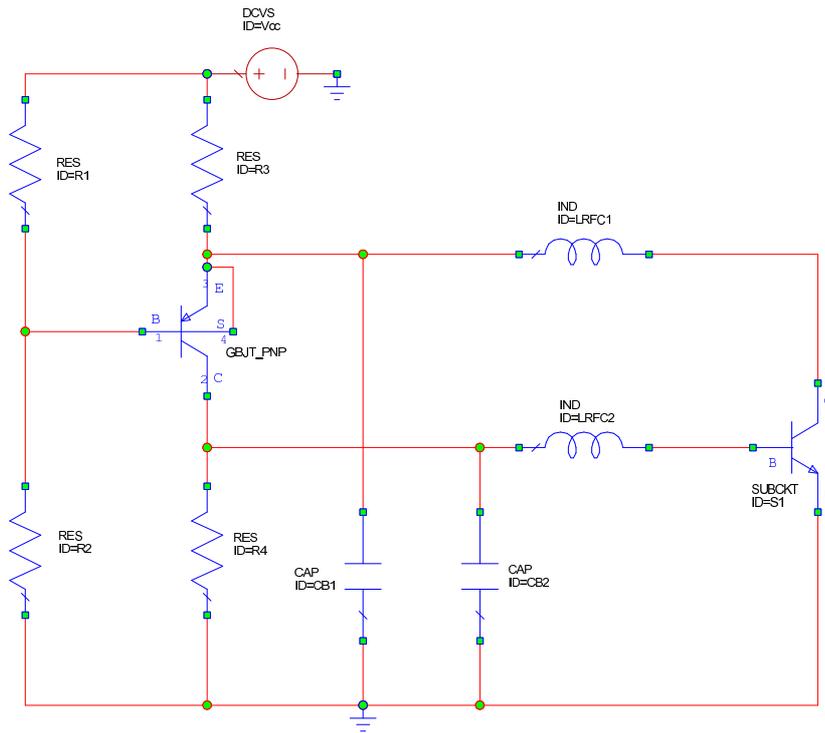


Figura 7.1: Circuito per la polarizzazione Active Bias

conseguenza una diminuzione sia della corrente di collettore che di base del transistor npn. Si è, quindi, prodotta una reazione che crea una stabilità maggiore del punto di lavoro, rispetto ad una polarizzazione passiva.

### 7.1.1 La polarizzazione del BFP450

Per la polarizzazione del transistor BFP450, si è scelto un punto di lavoro con  $V_{CE} = 2.65 \text{ V}$  e  $I_B = 400 \mu\text{A}$ . Come risulta dalle curve caratteristiche tracciate mediante l'utilizzo di AWR (Figura 7.2), la corrente di collettore  $I_{C_2}$  risulta pari a circa 30 mA. Osservando la schema in Figura 7.1, applicando il I principio di Kirchhoff al nodo sul collettore del npn

$$I_{C_1} = I_{R_4} + I_{B_2} \quad (7.1)$$

$$= \frac{V_{BE_2}}{R_4} + I_{B_2} \quad (7.2)$$

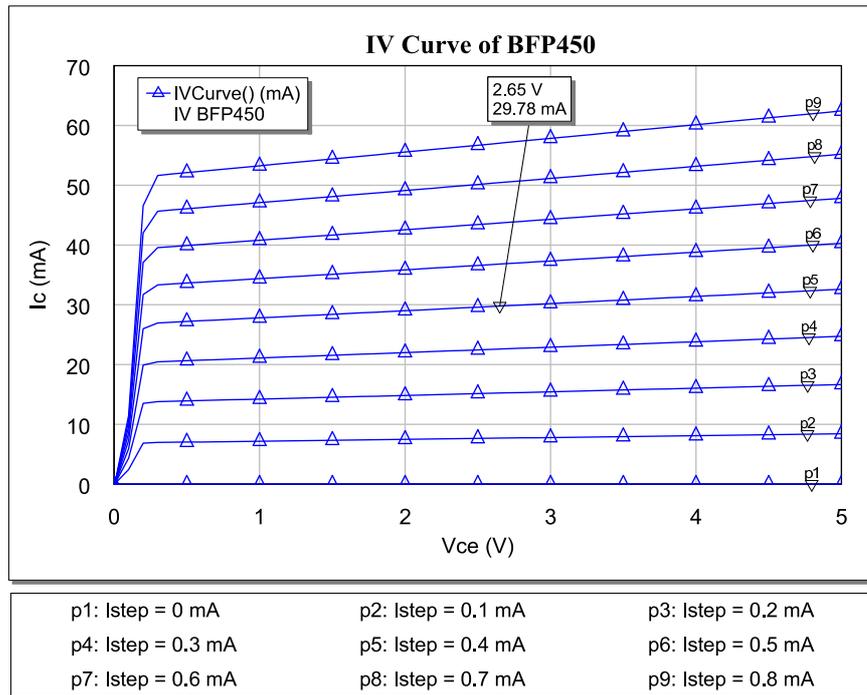


Figura 7.2: Curve caratteristiche del transistor BFP450

si sceglie  $I_{C_1} = 5$  mA, quindi risulta

$$R_4 = \frac{V_{BE_2}}{I_{C_1} - I_{B_2}} \quad (7.3)$$

$$= \frac{0.7}{5 \cdot 10^{-3} - 400 \cdot 10^{-6}} = 155.6 \Omega$$

Dalla maglia d'uscita del transistor npn si scrive

$$V_{CC} = R_3 I_3 + V_{CE_2} \quad (7.4)$$

$$= R_3 (I_{C_1} + I_{C_2}) + V_{CE_2} \quad (7.5)$$

da cui risulta

$$R_3 = \frac{V_{CC} - V_{CE_2}}{I_{C_1} + I_{C_2}} \quad (7.6)$$

$$= \frac{5 - 2.65}{5 \cdot 10^{-3} + 30 \cdot 10^{-3}} = 67.14 \Omega$$

Per una buona stabilità, è bene scegliere la corrente sulle resistenze  $R_1$  e  $R_2$  pari circa 20 volte  $I_{B_1}$  [6]. Il valore di  $I_{B_1}$  ricavato dalle curve caratteristiche

del transistor BC860 risulta pari a  $15 \mu\text{A}$ , quindi

$$I_{R_1} = I_{R_2} \simeq 20 \cdot I_{B_1} = 300 \mu\text{A}$$

La tensione sulla base del pnp è

$$V_{B_1} = V_{CC} - I_1 R_1 \quad (7.7)$$

ma, anche,

$$V_{B_1} = V_{CE_2} - 0.7 \quad (7.8)$$

quindi, risulta che

$$\begin{aligned} R_1 &= \frac{V_{CC} - (V_{CE_2} - 0.7)}{I_{R_1}} \quad (7.9) \\ &= \frac{5 - (2.65 - 0.7)}{300 \cdot 10^{-6}} = 10167 \Omega \end{aligned}$$

e

$$R_2 = \frac{V_{B_1}}{I_{R_2}} \quad (7.10)$$

$$\begin{aligned} &= \frac{V_{CE_2} - 0.7}{I_{R_2}} \quad (7.11) \\ &= \frac{2.65 - 0.7}{300 \cdot 10^{-6}} = 6500 \Omega \end{aligned}$$

## 7.1.2 La polarizzazione del BFP196

Come già accennato nel Paragrafo 5.3.3 e dimostrato in 7.3.1, è necessario simulare anche il comportamento del driver con un transistor diverso dal BFP450, il BFP196.

Si ripercorrono i passi fatti in precedenza, al Paragrafo 7.1.1, anche per la polarizzazione del transistor BFP196. A differenza del BFP450, si è scelto un punto di lavoro con  $V_{CE} = 2.65 \text{ V}$  e  $I_B = 600 \mu\text{A}$  e dalle curve caratteristiche tracciate mediante l'utilizzo di AWR (Figura 7.3), la corrente di collettore  $I_C$  nel BFP196 risulta circa uguale a  $44 \text{ mA}$ . Osservando la

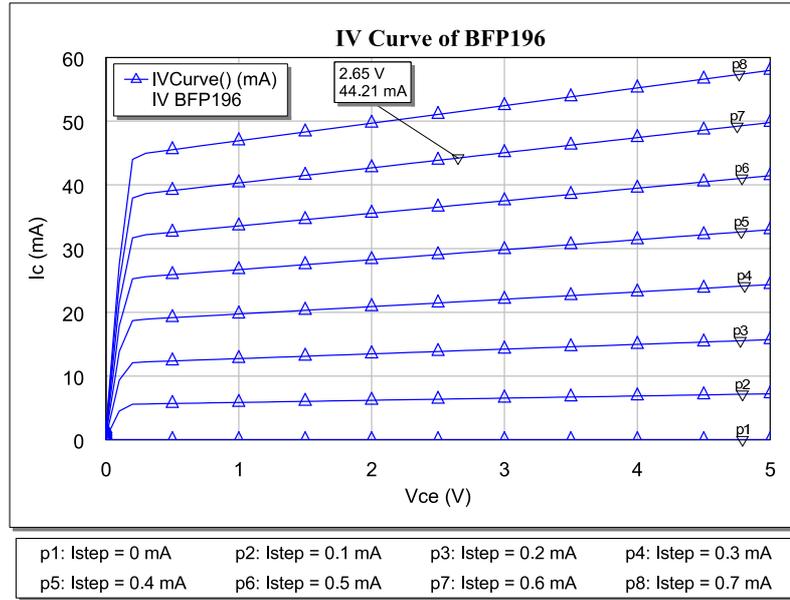


Figura 7.3: Curve caratteristiche del transistor BFP196

schema in Figura 7.1, applicando il I principio di Kirchhoff al nodo sul collettore del pnp

$$I_{C_1} = I_{R_4} + I_{B_2} \quad (7.12)$$

$$= \frac{V_{BE_2}}{R_4} + I_{B_2} \quad (7.13)$$

anche per il BFP196, si sceglie  $I_{C_1} = 5 \text{ mA}$ , quindi risulta

$$R_4 = \frac{V_{BE_2}}{I_{C_1} - I_{B_2}} \quad (7.14)$$

$$= \frac{0.7}{5 \cdot 10^{-3} - 600 \cdot 10^{-6}} = 159 \Omega$$

Dalla maglia d'uscita del transistor npn si scrive

$$V_{CC} = R_3 I_3 + V_{CE_2} \quad (7.15)$$

$$= R_3 (I_{C_1} + I_{C_2}) + V_{CE_2} \quad (7.16)$$

da cui risulta

$$R_3 = \frac{V_{CC} - V_{CE_2}}{(I_{C_1} + I_{C_2})} \quad (7.17)$$

$$= \frac{5 - 2.65}{(5 \cdot 10^{-3} + 44 \cdot 10^{-3})} = 48 \Omega$$

Non essendo cambiata la polarizzazione del transistor pnp BC860, anche i valori delle resistenze  $R_1$  e  $R_2$  risultano uguali a quelli precedenti, cioè

$$R_1 = 10167 \Omega$$

$$R_2 = 6500 \Omega$$

## 7.2 Adattamento d'impedenza

Anche per il driver, come già introdotto per lo stadio finale di potenza, l'adattamento di impedenza è fondamentale per un trasferimento di potenza massimo al carico (che in questo caso è lo stadio finale).

Per lo stadio di potenza si è proceduto calcolando le reti di adattamento partendo dai valori di impedenza per grandi segnali presenti nei datasheet e si è notato un incremento notevole di potenza solo dopo l'ottimizzazione compiuta dal software, si è deciso pertanto, che per il calcolo delle reti di adattamento dei transistor alla frequenza di lavoro di 437.49 MHz, si sarebbe direttamente lasciato il compito al software, anche perchè mancano i valori delle impedenze di ingresso e uscita dei due transistor di Infineon.

Le reti di adattamento di ingresso e uscita, come nel caso dello stadio finale, sono reti a 3 elementi a T. L'ottimizzazione elaborata da AWR ha portato ai risultati proposti nei paragrafi successivi.

## 7.3 Simulazione con AWR

Al contrario di quanto accaduto per lo stadio finale di potenza, i modelli dei transistor di Infineon, hanno risposto molto bene alle simulazioni effettuate, non presentando problemi in fase di elaborazione. Per questo si sono potuti simulare i circuiti computando un numero di armoniche superiore a quelle calcolate per l'L2711.

I modelli dei transistor di Infineon sono riportati in appendice, precisamente il BFP450 in Appendice C e il BFP196 in Appendice D.

### 7.3.1 Simulazione del circuito con BFP450 ottimizzato da AWR

Il circuito ottimizzato da AWR presenta i seguenti valori dei componenti delle reti di adattamento di ingresso e uscita

$$L_1 = 3.67 \text{ nH}$$

$$C_1 = 75.64 \text{ pF}$$

$$C_2 = 2.39 \text{ pF}$$

$$L_2 = 22.03 \text{ nH}$$

$$C_3 = 6.62 \text{ pF}$$

$$C_4 = 137.7 \text{ pF}$$

il circuito risulta perciò (Figura 7.4)

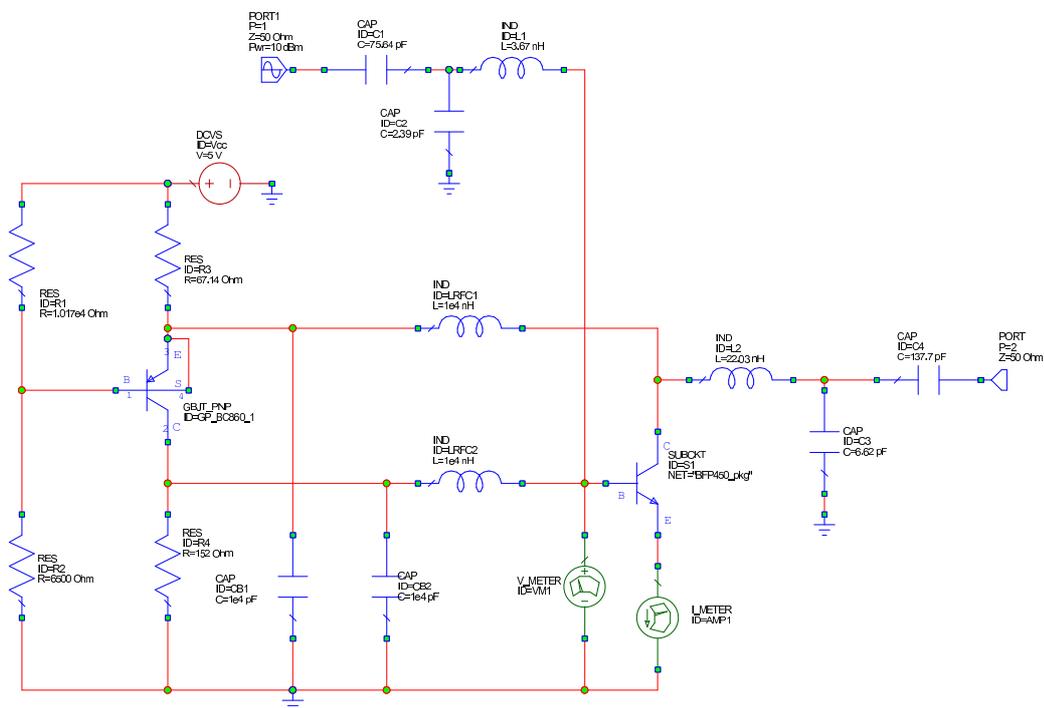


Figura 7.4: Circuito con BFP450 ottimizzato da AWR

In questo caso è stato possibile effettuare delle misurazioni su uno spettro più ampio delle frequenze, ancora una volta, per il motivo che il modello ha facilità di essere simulato. I grafici proposti di seguito forniscono gli andamenti del guadagno  $G$  (Figura 7.5), della potenza di uscita  $P_{out}$  e assorbita dall'alimentazione  $P_{CC}$  (Figure 7.6 e 7.7) e, infine, del rendimento  $\eta$  (Figura 7.8), per una potenza in ingresso di 10 dBm.

Inoltre, sono state calcolate le forme d'onda della tensione  $V_{out}$  (blu) e corrente  $I_{out}$  (rosa) sul carico (di  $50 \Omega$ ) (Figura 7.9) ed è disponibile il confronto tra le forme d'onda delle tensioni di ingresso e uscita  $V_{in}$  in blu e  $V_{out}$  in rosa in Figura 7.10. In questo caso, a differenza di quanto accaduto nella simulazione dell'amplificatore con il transistor L2711, il modello è più corretto, infatti, le forme d'onda della tensione di base ( $V_{base}$ ) e della corrente sul emettitore ( $I_E$ ) (nell'ordine blu e rosa in Figura 7.11) corrispondono a quanto ci si aspetta, cioè che la conduzione cominci solo con il transistor sopra la soglia (in questo caso di 0.7 V circa).

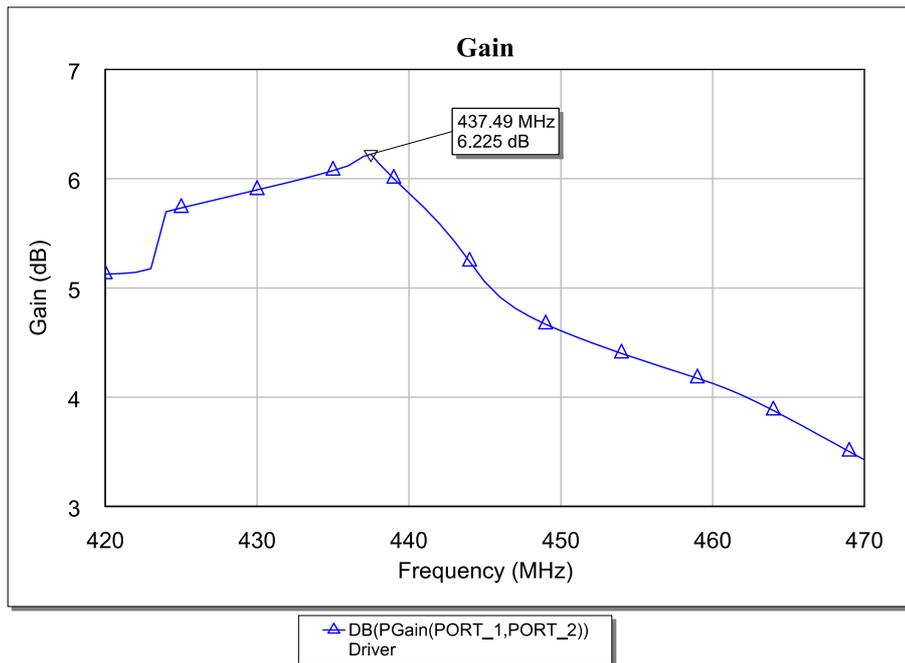


Figura 7.5: Andamento del guadagno in funzione della frequenza

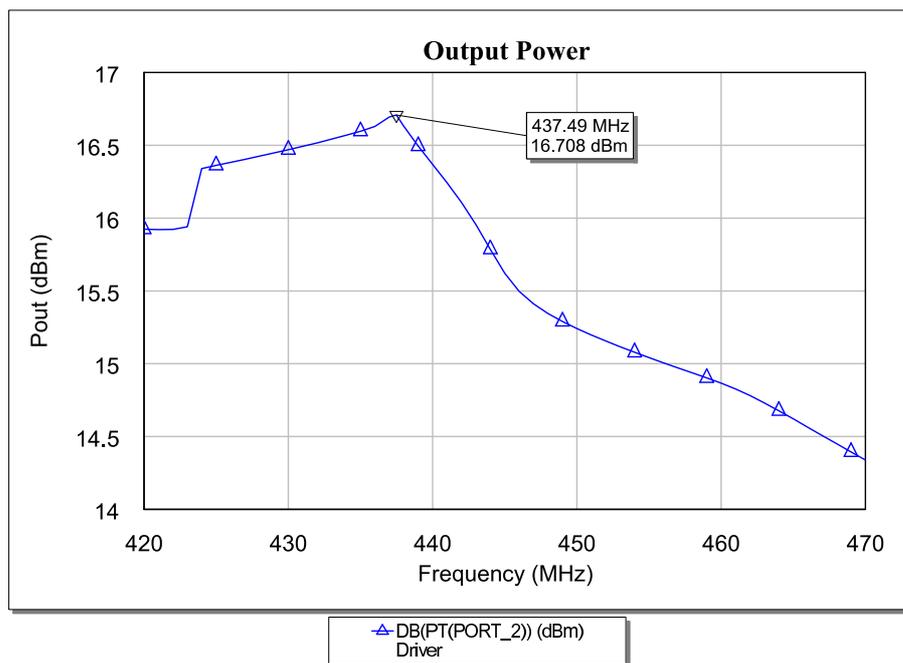


Figura 7.6: Andamento della potenza di uscita in funzione della frequenza

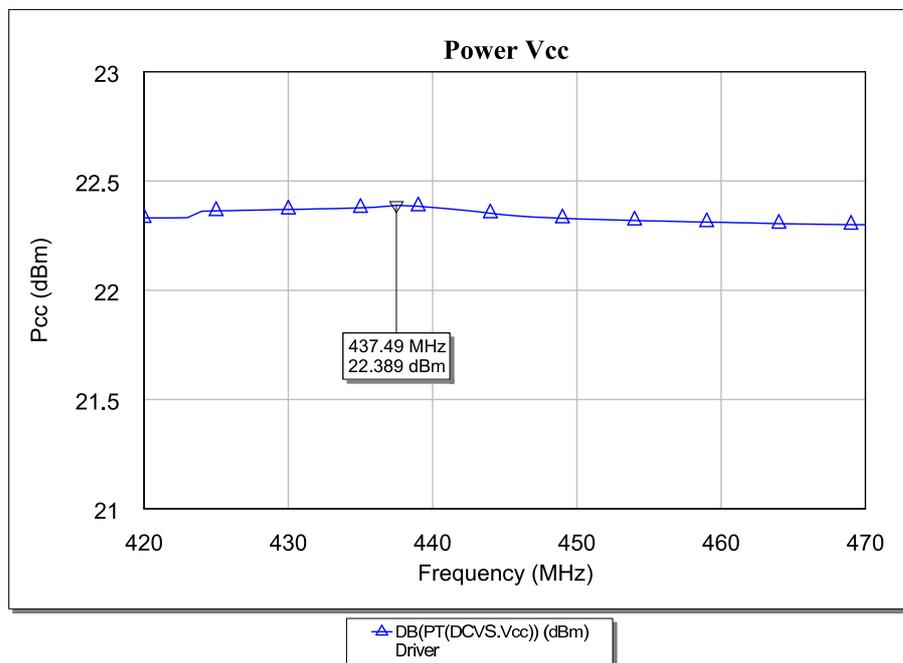


Figura 7.7: Andamento della potenza erogata dall'alimentazione in funzione della frequenza

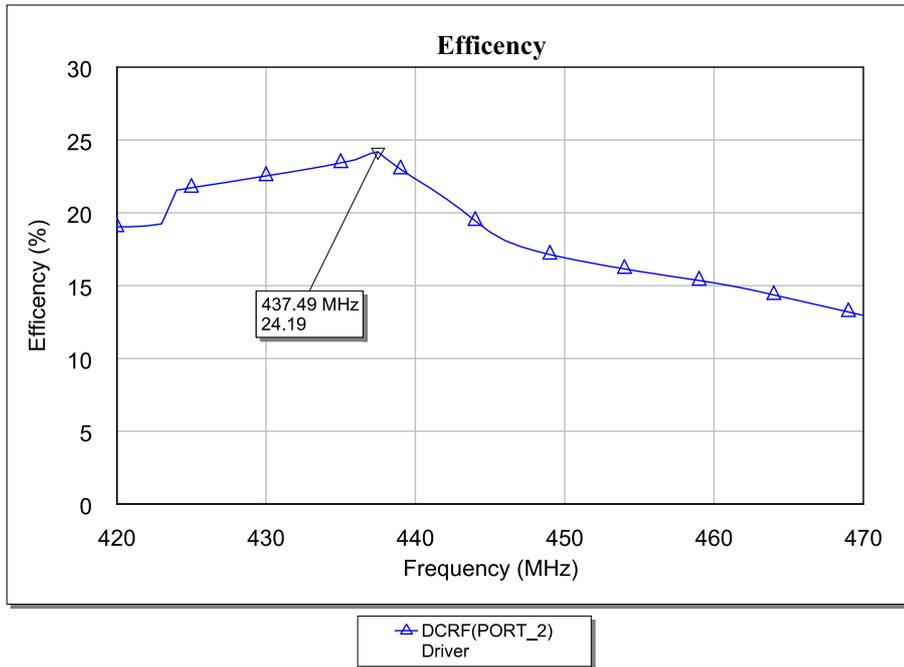


Figura 7.8: Andamento del rendimento in funzione della frequenza

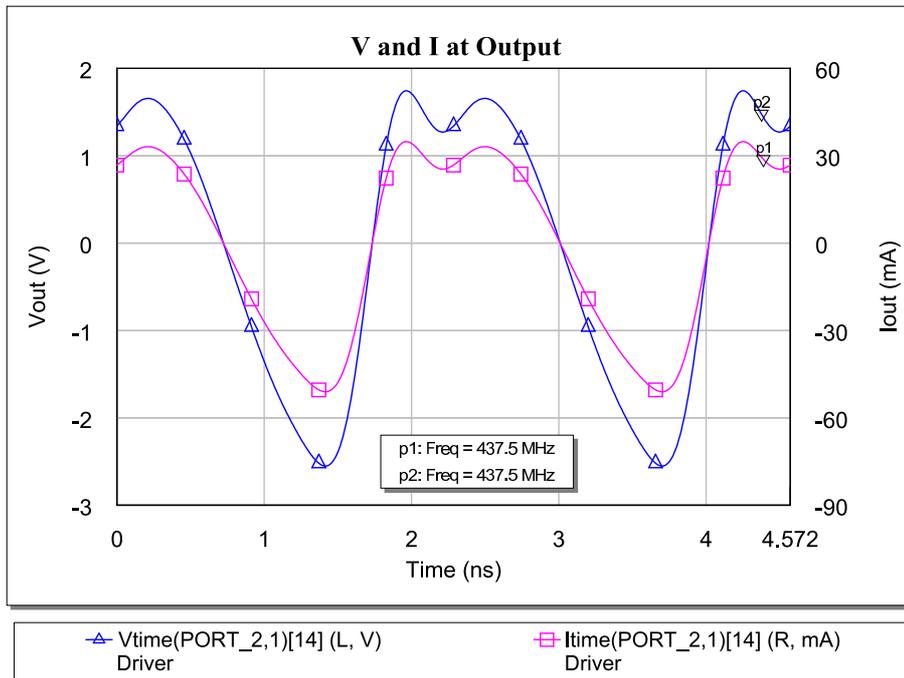


Figura 7.9: Forme d'onda della tensione e della corrente di uscita ( $V_{out}$  e  $I_{out}$ )

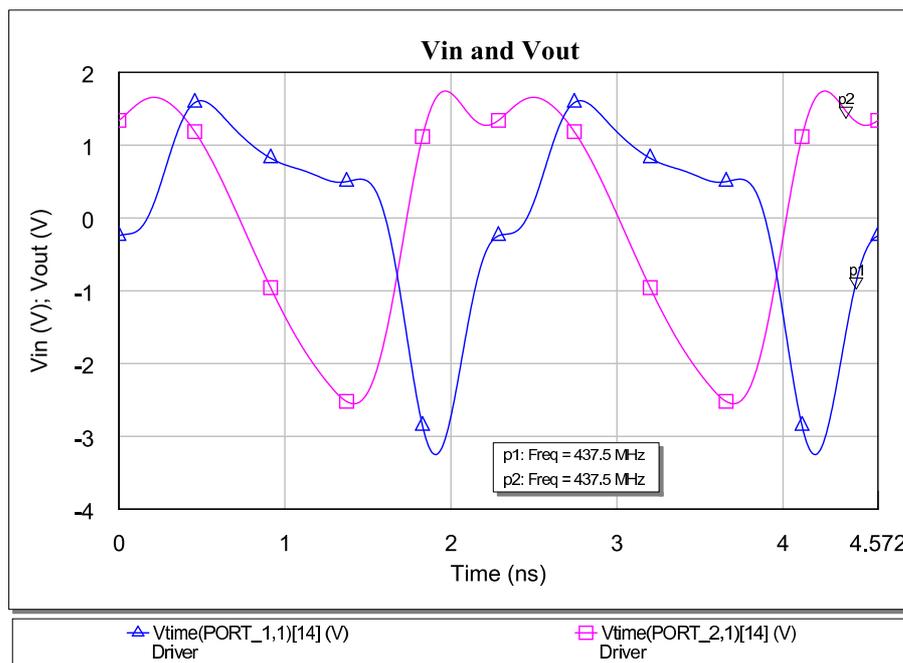


Figura 7.10: Confronto tra  $V_{in}$  e  $V_{out}$

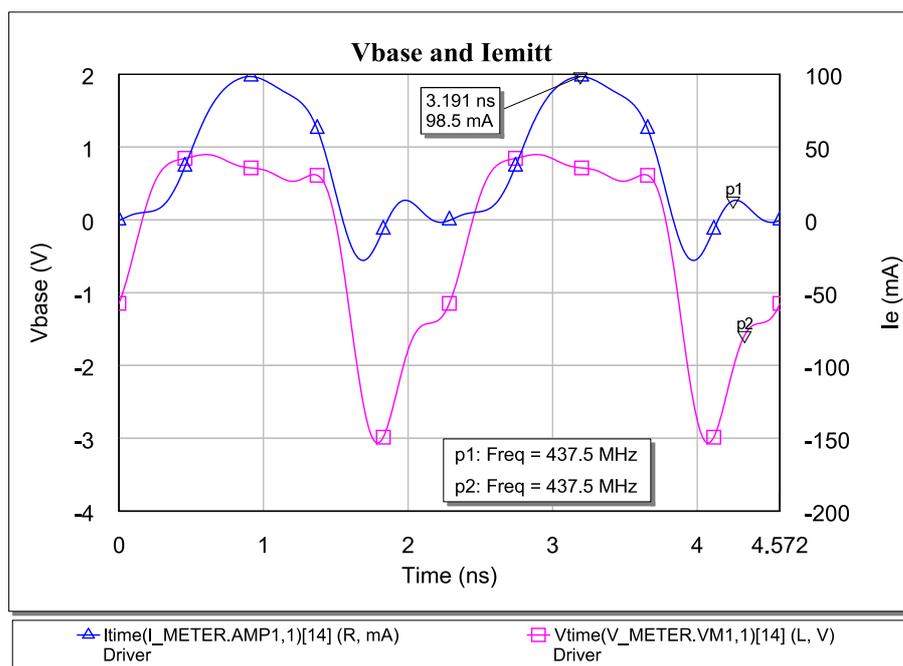


Figura 7.11: Forme d'onda della tensione sulla base e della corrente sull'emettitore del BFP450

Si nota dagli andamenti dei grafici, che il guadagno e la potenza dell'amplificatore sono bassi, inoltre, un'analisi più attenta del grafico della corrente di emettitore rivela che, i valori di picco sono molto *prossimi* al valore massimo consentito  $I_{C_{max}} = 100$  mA (dal datasheet [10]). Tutte queste considerazioni hanno portato alla decisione di simulare il driver con un transistor che sopporti una corrente di collettore maggiore; la scelta è caduta su un dispositivo di Infineon BFP196, già introdotto nel Paragrafo 5.3.3.

### 7.3.2 Simulazione del circuito con BFP196 ottimizzato da AWR

I valori dei componenti delle reti ottimizzate da AWR per il transistor BFP196 sono, per quanto riguarda la rete d'ingresso

$$L_1 = 5.45 \text{ nH}$$

$$C_1 = 103.4 \text{ pF}$$

$$C_2 = 2.21 \text{ pF}$$

e per la rete d'uscita

$$L_2 = 26.38 \text{ nH}$$

$$C_3 = 4.90 \text{ pF}$$

$$C_4 = 171.0 \text{ pF}$$

il circuito risulta perciò come in Figura 7.12.

Si propongono, anche per il BFP196, i valori del guadagno  $G$ , della potenza di uscita  $P_{out}$ , della assorbita dall'alimentazione  $P_{CC}$  e del rendimento  $\eta$ ; per una frequenza di 437.49 MHz e un segnale in ingresso pari a 10 dBm, risultano

$$G = 9.4 \text{ dB}$$

$$P_{out} = 19.4 \text{ dBm}$$

$$P_{cc} = 24.0 \text{ dBm}$$

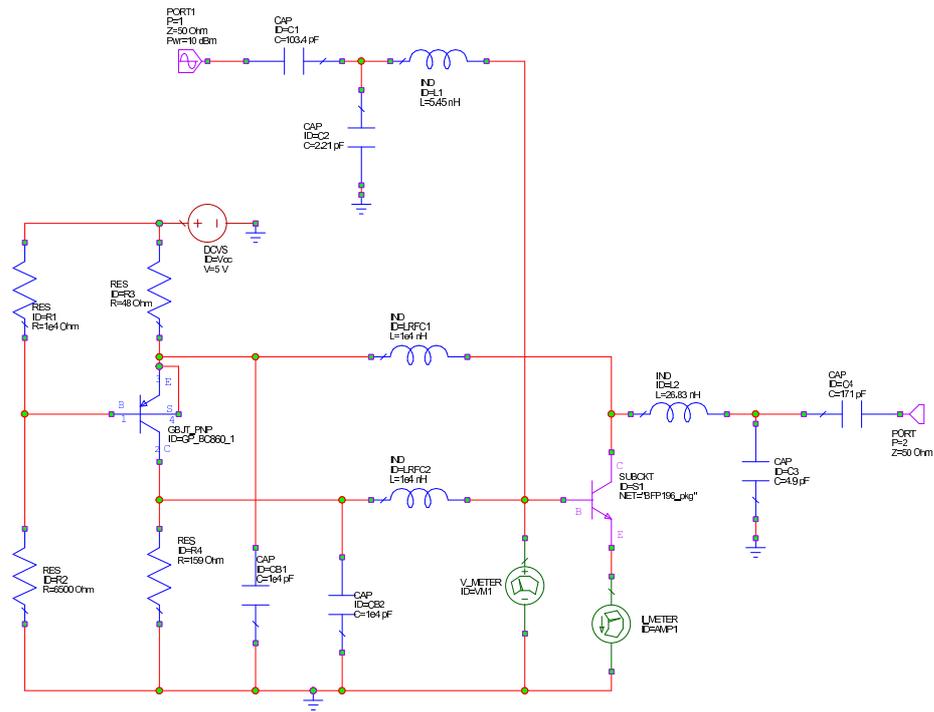


Figura 7.12: Circuito con BFP196 ottimizzato da AWR

per cui il rendimento

$$\eta \simeq 35\%$$

Il guadagno e la potenza d'uscita, in questo caso, sono *maggiori* rispetto a quelli calcolati con il transistor BFP450.

Riguardo alle forme d'onda si propongono i grafici seguenti: forme d'onda della tensione  $V_{out}$  e corrente  $I_{out}$  sul carico (di 50  $\Omega$ ) (tracciate in color blu e rosa in Figura 7.13), il confronto tra le tensioni di ingresso e uscita  $V_{in}$  e  $V_{out}$  (rispettivamente blu e rosa in Figura 7.14) e le forme d'onda delle tensioni di base  $V_{base}$  (rosa) e della corrente sul emettitore  $I_E$  (blu) in Figura 7.15

Si nota che la corrente di emettitore *non* supera il valore massimo proposto nel datasheet  $I_{C_{max}} = 150$  mA, anzi è abbondantemente inferiore, e anche in questo caso la corrente di emettitore ha una forma d'onda corretta.

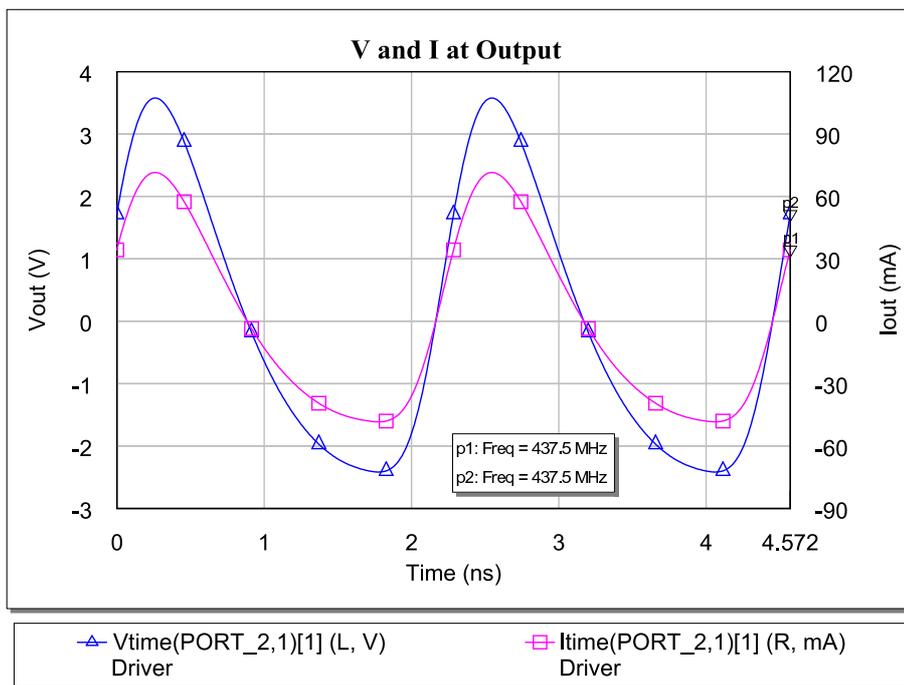


Figura 7.13: Forme d'onda della tensione e della corrente di uscita ( $V_{out}$  e  $I_{out}$ )

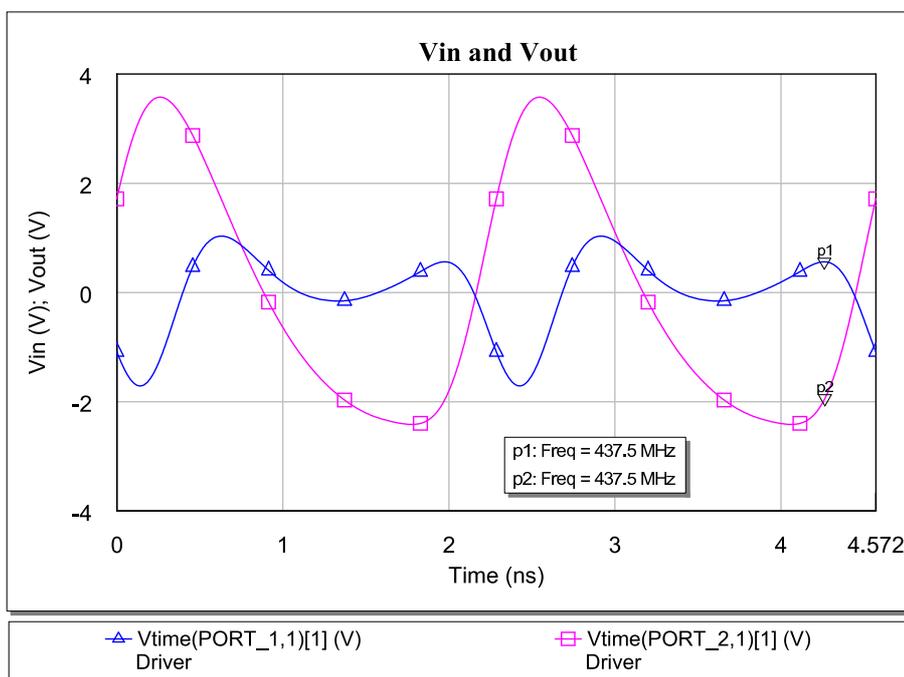


Figura 7.14: Confronto tra  $V_{in}$  e  $V_{out}$

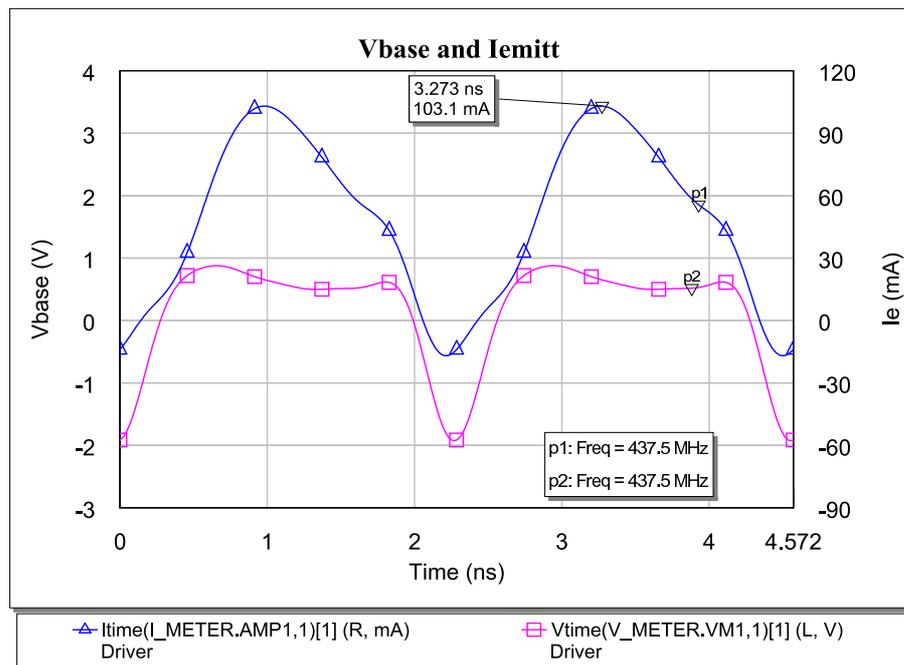


Figura 7.15: Forme d'onda della tensione sulla base e della corrente sull'emettitore del BFP450

### 7.3.3 Simulazione dei circuiti con BFP450 e BFP196 variando la tensione di alimentazione

Si è accennato in precedenza (Paragrafo 2.3.2) che, un eventuale controllo del guadagno dell'amplificatore, per la stabilizzazione della potenza d'uscita, sarebbe avvenuto variando la tensione di alimentazione del driver attraverso un circuito AGC (Automatic Gain Control). Sono state effettuate a questo proposito delle simulazioni variando la tensione di alimentazione da un minimo di 3.5 V ad un massimo di 5 V, con passo di 0.5 V. Si propongono di seguito i grafici del guadagno, per entrambi i transistor (Figure 7.16 e 7.17). Si nota come sia efficace la variazione della tensione di alimentazione per un controllo del guadagno.

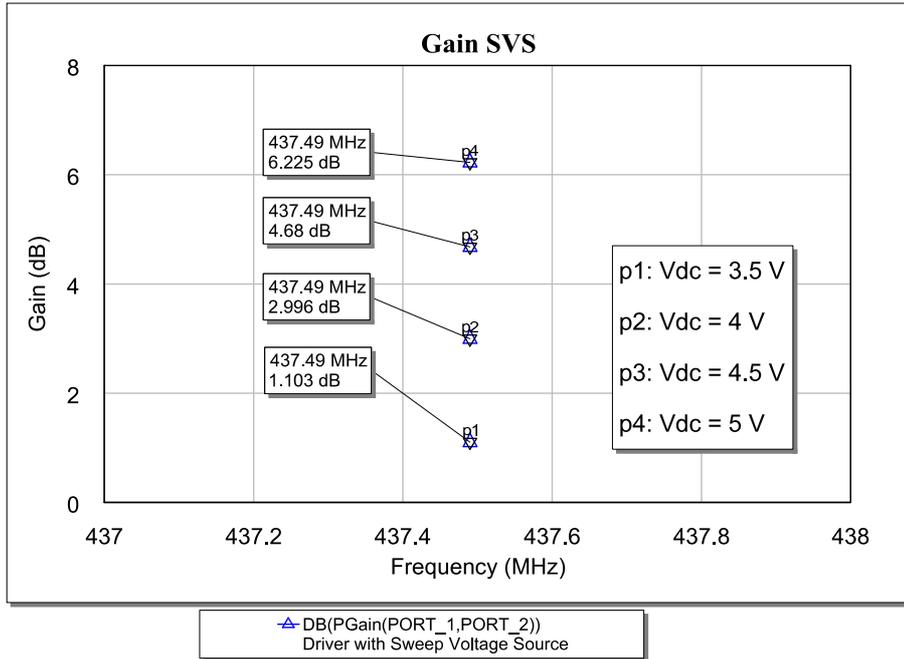


Figura 7.16: Guadagno per diversi valori della tensione di alimentazione (BFP450)

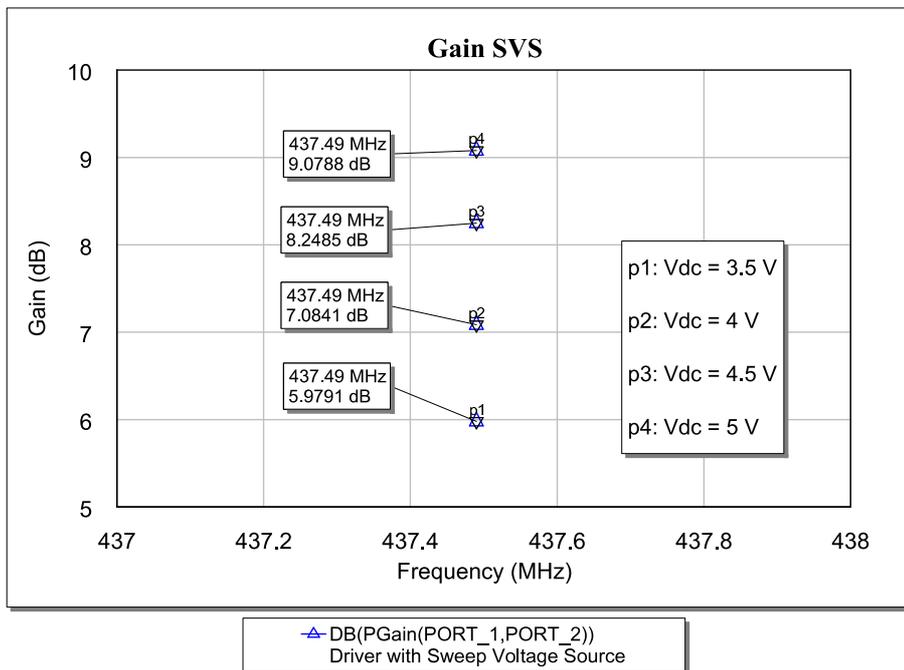


Figura 7.17: Guadagno per diversi valori della tensione di alimentazione (BFP196)

# Capitolo 8

## Conclusioni

### 8.1 Stadio finale di potenza

Nel Capitolo 6, le simulazioni effettuate hanno evidenziato come il circuito adattato all'impedenza d'uscita del transistor  $Z_{out}$ , non sia molto efficiente, infatti sono risultati  $G = 4.30$  dB e  $P_{out} = 27.3$  dBm, per un valore di potenza in ingresso pari a 23 dBm. Questa è una conclusione che si era già ipotizzata in fase di progetto, in quanto non ci si trova a lavorare in regime sinusoidale, anzi in una situazione fortemente non lineare, e i dati hanno confermato la teoria.

Per quanto riguarda il circuito adattato verso la resistenza ottimale e la capacità di uscita, le conclusioni non sono state più così ovvie. Infatti, i risultati ottenuti presentano valori molto al di sotto delle aspettative. Si pensava che questo fosse l'adattamento migliore per il massimo trasferimento di potenza (anche confermato dai testi e dagli articoli consultati), ma così non è stato. Si è constatato, invece, che a fornire la massima potenza al carico è il circuito ottimizzato dal software, infatti, da un rapido confronto, si vede che i valori di  $G$  e  $P_{out}$  sono nettamente superiori (valori calcolati per  $P_{in} = 23$  dBm).

Adatt. a $R_{opt}$ e $C_{out}$	Ottimizzato da AWR
$G = 4.80$ dB	$G = 10.1$ dB
$P_{out} = 27.8$ dBm	$P_{out} = 33.1$ dBm

Nascono, perciò, dei dubbi sull'ottimizzazione, in quanto, essa si è spinta verso un adattamento volto a presentare al transistor una impedenza *solamente* resistiva (vedi Paragrafo 6.3.4), senza tenere conto degli effetti capacitivi sull'uscita del dispositivo attivo.

Questi dubbi possono essere sciolti, almeno in parte, dalla constatazione di aver utilizzato un modello che descrive il transistor in modo non molto accurato e affidabile, inoltre, che non rispecchia quelli che sono i reali comportamenti del dispositivo simulato. Si vede bene questo aspetto, sia dall'analisi della corrente di source alla frequenza di lavoro di 437.49 MHz confrontata con quella ottenuta a 1 MHz (Paragrafo 6.3.1), sia dal fatto che l'ottimizzazione non si è spinta verso il valore teorico di impedenza tenuto conto, invece, nel calcolo a mano della rete di adattamento per  $R_{opt}$  e  $C_{out}$  (misura dell'impedenza delle reti di adattamento al Paragrafo 6.3.4). Un'altra considerazione a favore del fatto che il modello non sembra simulare in maniera efficiente il comportamento del transistor, viene dalla simulazione con PSpice, infatti, anch'essa risulta in errori durante la fase di simulazione (come già accennato al Paragrafo 6.4).

Si è ritenuto opportuno, perciò, proseguire il lavoro di progetto con la realizzazione di un prototipo, che abbia i valori dei componenti ottimizzati, per valutare le effettive prestazioni e il metodo di adattamento utilizzato dal software.

## 8.2 Driver

Dalle simulazioni effettuate per il circuito del driver, risulta che il transistor BFP196 offre risultati migliori, sia in termini di prestazioni, che in termini di corrente sul collettore (Paragrafo 7.3.2). Infatti, il guadagno e

la potenza in uscita risultano superiori a quelli calcolati con il transistor BFP450 e la corrente di collettore è nettamente inferiore al limite massimo, cosa che non accade per l'altro dispositivo.

Driver con BFP450	Driver con BFP196
$P_{out} = 16.7$ dBm	$P_{out} = 19.4$ dBm
$I_{C_{picco}} = 98.6$ mA (MAX 100 mA)	$I_{C_{picco}} = 103.1$ mA (MAX 150 mA)

Nonostante il miglioramento delle prestazioni introdotto dalla scelta del nuovo transistor (calcolate per  $P_{in} = 10$  dBm), il driver ad un solo stadio non risulta sufficiente per fornire la potenza necessaria allo stadio finale. Si conclude, perciò, che il driver deve essere diviso in due stadi, tali da riuscire a portare il livello di potenza da 10 a 23 dBm.

Sarà necessario, inoltre, una volta simulato il driver completo, progettare una rete di adattamento unica, tra uscita del driver e ingresso dello stadio di potenza. In modo da unire la due reti, che adesso adattano le impedenze verso i  $50 \Omega$  del generatore e del carico.

In merito al controllo del guadagno, si può dire che la variazione dell'alimentazione del driver risulta un metodo efficace a tale scopo, come, del resto, si può vedere dai risultati ottenuti nel Paragrafo 7.3.3.

## 8.3 Nel futuro

Il progetto dell'amplificatore RF di potenza per il trasmettitore del satellite AtmoCube, naturalmente, proseguirà dopo la fine di questo studio. Si intendono testare i vari stadi e continuare a lavorare sulla strada intrapresa per una conclusione proficua del progetto. Si propone per un futuro

- il test dell'amplificatore finale per valutare la bontà dell'ottimizzazione;
- lo studio e lo sviluppo di un eventuale stadio finale in classe E;
- il test del primo stadio del driver;
- il progetto di un altro stadio amplificatore per fornire allo stadio finale la potenza necessaria;
- il progetto del circuito di controllo del guadagno.

Si spera, davvero, che il progetto del satellite AtmoCube subisca un'accelerazione, per riuscire a vedere, un giorno, il nostro lavoro... in orbita.

# Appendice A

## AWR Microwave Office 2004

Questa introduzione al software di simulazione AWR è stata scritta da *Fabio Sanvido*.

Microwave office è una piattaforma che integra tre diversi software di progettazione:

- Analog Office
- Microwave Office (Circuit Design)
- Visual System Studio (System Design)

Microwave Office e Analog Office permettono di implementare progetti complessi (tramite oggetti o netlist) che possono comprendere componenti lineari e non lineari, strutture elettromagnetiche e layout associato per la rappresentazione della realizzazione fisica del progetto, mentre il VSS è studiato appositamente per la simulazione di completi sistemi di comunicazione end-to-end.

Per l'analisi possono essere lanciate simulazioni lineari, non lineari, di tipo elettromagnetico (EM simulation) o basate su HSPICE che affiancate alle capacità di tuning in tempo reale, di ottimizzazione dei parametri e di dispersione statistica degli stessi permettono lo studio approfondito

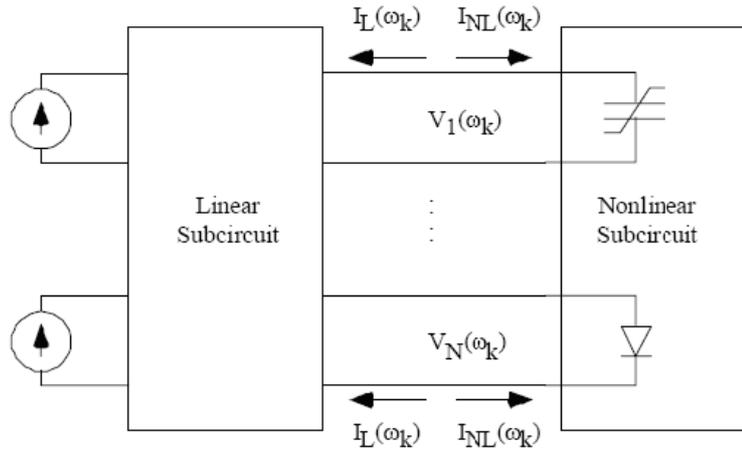
del comportamento del progetto. In particolare, l'analisi statistica (Yield Simulation) permette, individuando un set di variabili di cui viene specificata la variazione (tipicamente gaussiana), una simulazione preliminare della fattibilità del progetto.

Le opzioni più interessanti per la simulazione sono senza dubbio quelle non lineari in quanto per simulare al meglio il comportamento dei componenti reali è necessario tener conto delle caratteristiche non lineari intrinseche nei dispositivi usati. Per ovviare a questo problema vengono proposte due soluzioni:

- Harmonic Balance Simulator
- Volterra-Series Simulator

## A.1 Harmonic Balance

La tecnica di calcolo Harmonic Balance è un metodo molto potente che permette di analizzare circuiti non lineari in alta frequenza come mixer, oscillatori o amplificatori. Infatti, mentre di solito il software analizza il circuito nel dominio del tempo, questo metodo si basa sulla risoluzione delle equazioni di circuito nel dominio della frequenza (derivanti dall'applicazione delle leggi di Kirchhoff e delle relazioni costitutive dei vari elementi). Si perviene a questo risultato dividendo il circuito in esame in due sottoreti, una contenente tutti i componenti lineari ed una i componenti non lineari. Dove  $\omega_k$  sono le frequenze significative nello spettro della tensione applicata alla porta e  $\varepsilon$  l'accuratezza desiderata per la soluzione. Vengono calcolate separatamente le correnti che entrano nei circuiti lineari e quelle che attraversano i circuiti non lineari, quindi viene calcolata la differenza che deve essere minore dell'accuratezza desiderata. Il procedimento viene iterato fino al raggiungimento di un set di soluzioni che soddisfi le equazioni di Kirchhoff con la precisione richiesta.



$$V_1(\omega_k), V_2(\omega_k), \dots V_N(\omega_k)$$

$$|I_L(\omega_k) - I_{NL}(\omega_k)| < \varepsilon$$

Problematico rimane il calcolo delle correnti nei dispositivi non lineari, solitamente descritti con funzioni nel dominio del tempo. HB risolve questo problema trasformando (tramite Fourier) i fasori dei segnali nel dominio del tempo, risolve i circuiti non lineari, quindi ritrasforma i risultati nel dominio della frequenza. Questo passaggio tra tempo e frequenza introduce errori nel calcolo dei dispositivi non lineari, causati principalmente dal fenomeno di aliasing. Per ovviare si utilizza la tecnica dell'oversampling consistente nel sovracampionamento (oltre il limite di Nyquist) del segnale nel dominio del tempo. Se il segnale di partenza è composto da  $H$  armoniche significative, il sovracampionamento verrà effettuato campionando  $2rH$  volte al secondo (quando il limite di Nyquist è  $2H$ ), la trasformata di Fourier darà un segnale composto da  $rH$  armoniche che verranno poi troncate al valore originale di  $H$ . In questo modo si riducono considerevolmente gli errori di aliasing senza incidere pesantemente sul tempo di simulazione.

Nella simulazione HB, se il circuito è pilotato da una sola forma d'onda, viene effettuata un'approssimazione delle componenti armoniche del segnale tramite troncamento che ne limita le componenti ad un numero intero. In questo modo non si alterano le caratteristiche della risposta del circuito in

quanto le armoniche ad alta frequenza sono progressivamente meno significative. Nel caso il circuito sia pilotato da un segnale multi-tono, composto da due o più sinusoidi la cui relazione non sia esprimibile tramite un numero intero, vengono utilizzati i fasori corrispondenti alle seguenti frequenze:

$$|m\omega_1 + n\omega_2|$$

dove

$$m = -M, \dots, M$$

$$n = -N, \dots, N$$

la quantità:

$$|m| + |n|$$

è già conosciuta come “Ordine di Intermodulazione”.

Queste caratteristiche di calcolo permettono di risolvere problemi altrimenti insormontabili attraverso l’uso di classici simulatori operanti nel dominio del tempo. Ad esempio nel caso di circuiti amplificatori esprimere la misura del punto di intercetta del terzo ordine richiede il calcolo della risposta su due armoniche molto vicine tra loro, centrate su una portante ad alta frequenza. Questo è esprimibile come una modulazione di portante ad alta frequenza con una modulante di frequenza molto più bassa (es 10GHz e 1MHz). Per un simulatore lineare nel dominio del tempo è un grosso problema, perché per mantenere l’accuratezza desiderata deve prendere un certo numero di campioni per ciclo della portante, il che vuol dire un numero enorme di campioni per la modulante (il cui periodo è 10000 volte inferiore) con conseguente uso smodato di memoria e potenza di calcolo tanto da rendere a volte praticamente impossibile la misura. Da notare che è possibile definire il massimo ordine di modulazione (anche solo sui prodotti di intermodulazione).

La simulazione Harmonic balance calcola la risposta del circuito a regime, non si presta quindi all’analisi di transienti e di alcuni tipi di circuiti (come divisori di frequenza, circuiti che presentano un’isteresi o circuiti con memoria), per questo è integrata la simulazione in HSPICE che permette di

calcolare i valori di tensione e corrente anche durante il transitorio. Questi dati sono salvati su file e MWO/AO legge il file per visualizzare i risultati.

## A.2 Volterra-Series Simulator

In sistemi debolmente non lineari, o eccitati da segnali da deboli (es amplificatori per piccoli segnali a transistor FET) la tecnica Harmonic Balance non si rivela efficace. Al contrario, l'analisi dei sistemi basata sulla risoluzione di Volterra della equazioni integro-differenziali che caratterizzano il circuito fornisce degli ottimi risultati, in particolare per quanto riguarda il calcolo della distorsione d'intermodulazione, in situazioni di debole saturazione (poco oltre il punto di compressione ad 1dB) o nella conversione AM-PM. Per l'implementazione si utilizza il metodo delle correnti non lineari: il circuito, ed ogni suo componente viene descritto come un componente lineare in parallelo ad un certo numero di generatori di corrente. La corrente ad ogni ordine di non linearità dipende dalle tensioni degli ordini precedenti, così che si ricorre ad un calcolo ricorsivo. Prima viene calcolata la tensione sull'elemento di primo ordine, poi la corrente su quello di secondo ordine. Il circuito viene quindi eccitato dalla corrente di secondo ordine per ottenere la relativa tensione, utilizzata per calcolare la corrente di terzo ordine e così via. Con tale procedimento per calcolare la risposta alla frequenza  $(2f_1 - f_2)$  otterremo, oltre alla frequenza d'interesse, anche il comportamento lineare ad una coppia di sottoprodotti d'intermodulazione. Nell'analisi di Volterra il circuito è dato dalla somma dei componenti lineari e non lineari, i quali sono descritti come lo sviluppo in serie di Taylor della loro caratteristica corrente tensione I/V.

$$I = f_R(V)$$

$$I_0 + i = I_0 + \left. \frac{d f_R}{dV} \right|_{V=V_0} v + \frac{1}{2} \left. \frac{d^2 f_R}{dV^2} \right|_{V=V_0} v^2 + \frac{1}{6} \left. \frac{d^3 f_R}{dV^3} \right|_{V=V_0} v^3 - \dots$$

Siamo però interessati solo ai piccoli segnali ( $i, v$ ) scriviamo quindi:

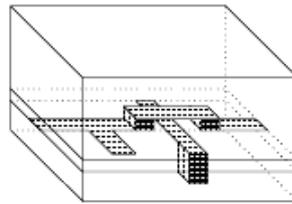
$$i = g_1 v + g_2 v^2 - g_3 v^3 + \dots$$

Dato che le derivate sono considerate costanti nell'intorno del punto di polarizzazione. Questa espansione in serie è valida solo per valori vicini a quello centrale, se ne deduce che i valori di  $i$  e  $v$  devono essere molto più piccoli dei corrispondenti  $I_0$  e  $V_0$  perchè la derivazione di  $I/V$  si possa considerare costante rispetto alle variazioni di tensioni e corrente dal punto di polarizzazione. In pratica il livello di eccitazione del circuito deve essere preso abbondantemente sotto il livello di saturazione del componente in analisi, Per questo motivo l'analisi di Volterra non si presta allo studio di dispositivi come mixer o moltiplicatori di frequenza. Il grande vantaggio di questo tipo di approccio alla simulazione risiede nel fatto che l'equazione per le correnti non lineari è completamente esprimibile in frequenza, non sono quindi necessarie le molteplici trasformate di Fourier richieste dalla tecnica Harmonic Balance. E' evidente il risparmio di tempo di simulazione (che permette un tuning manuale rapido come per i circuiti lineari) ma anche la precisione di calcolo aumenta in quanto non si procede per approssimazioni successive, che rendono difficoltosa, e a volte addirittura impossibile, la minimizzazione dell'errore nei circuiti in analisi.

### A.3 Strutture elettromagnetiche

Altra caratteristica interessante è la possibilità di disegnare strutture elettromagnetiche planari arbitrarie, con un numero infinito di strati di dielettrico. Ogni strato è caratterizzato dalle caratteristiche elettriche e fisiche del dielettrico e del materiale conduttore depositabile. L'intera struttura può essere racchiusa entro due superfici di conduttore perfetto, materiale qualsiasi, una guida d'onda infinita (che si sviluppa lungo l'asse  $z$ ) o essere considerata aperta. A questa funzione è associato uno specifico simulatore, EMSight, basato sul metodo dei momenti modificato, nel dominio della frequenza, che determina le correnti e i parametri S della struttura. Il simulatore analizza il circuito all'interno di una zona rettangolare che viene divisa in una griglia di celle a dimensione variabile. Ad una zona con elevate

modificazioni della densità di corrente corrisponderanno celle più piccole e più fitte, mentre in una zona dove la densità di corrente cambia in modo più uniforme le celle saranno di dimensioni più grandi. Ad ogni porta corrisponde una discontinuità che il programma provvede ad eliminare. Per fare ciò alla porta è associato un piano di riferimento tramite il quale si individua la linea d'ingresso e di uscita. Il piano deve essere sufficientemente distante dal limite della zona di analisi perché i modi di propagazione ad alto ordine non affettino i risultati della simulazione. Un esempio di struttura è riportato di seguito. I conduttori verticali sono utilizzati per connettere le correnti attraverso gli strati di dielettrico o per portarle al piano di massa. La rappresentazione di queste correnti è un'approssimazione valida se gli strati di dielettrico sono relativamente sottili rispetto alla lunghezza d'onda.



Per determinare le ampiezze delle funzioni utilizzate per approssimare le densità di corrente nei conduttori viene risolta la cosiddetta matrice dei momenti: si tratta di una matrice quadrata costituita da una riga e una colonna per ogni funzione generata durante il processo di creazione della griglia di analisi. Ogni elemento rappresenta l'accoppiamento elettromagnetico tra le funzioni di base create. La compilazione di questa matrice è la parte più lunga del processo di simulazione, a questo scopo l' EMSight procede in due passi: prima vengono costruite delle tabelle dei momenti, che non dipendono dai conduttori e sono influenzate solo dalle caratteristiche geometriche della struttura, dalle caratteristiche dei dielettrici, dalle condizioni al contorno, dalle impostazioni riguardanti la griglia di costruzione e la frequenza di simulazione. A questo scopo è utilizzato un algoritmo FFT dedicato. In seguito vengono calcolati gli elementi della matrice dei momen-

ti basandosi sulle tabelle. Per piccole simulazioni la parte che richiede più tempo è la creazione delle tabelle, mentre per quelle più complesse il tempo utilizzato per il calcolo della matrice diventa preponderante. I fattori che incidono sul tempo di simulazione del progetto sono molteplici: il numero di divisioni della struttura, dei dielettrici, delle vie, dei conduttori metallici, le perdite nei dielettrici, le condizioni al contorno e il tipo di risoluzione della matrice scelto. EMSight tra le possibili scelte per la risoluzione della matrice mette a disposizione anche l'algoritmo FFS (Fast Frequency Sweep), esso si differenzia dalle classiche soluzioni punto-punto in quanto la risposta del sistema viene calcolata per un range di frequenze continuo intorno ai punti di analisi. A questo scopo il FFS, dopo aver calcolato le correnti nei conduttori, calcola le rispettive derivate in frequenza per ottenere un'approssimazione della funzione razionale che descrive la risposta in frequenza del sistema. I punti nei quali vengono calcolate le derivate sono detti "punti di espansione". Quando questo tipo di soluzione viene selezionata, i punti di espansione considerati nella soluzione della matrice sono le frequenze specificate per la struttura elettromagnetica. Normalmente si utilizza un numero di punti molto minore rispetto alle risoluzioni punto-punto, è importante quindi definire un numero di frequenze diverse da quelle di progetto per avere un'analisi ottima. Le frequenze passate all'algoritmo vengono utilizzate per calcolare gli zeri e i poli della funzione razionale di approssimazione, nel caso alcune di esse cadano esattamente su di un polo si potrebbero avere risultati molto stretti in banda in quanto il FFS presenta delle difficoltà di calcolo in questi casi.

# Appendice B

## Modello del transistor Polyfet L2711

Il transistor Polyfet L2711 è inserito nelle librerie del software di simulazione AWR. Questo componente è stato modellizzato attraverso una interconnessione di elementi attivi e passivi, si propone in Figura B.1 lo schema ricavato dalla netlist del modello e, di seguito, il listato completo prelevato dal componente in AWR.

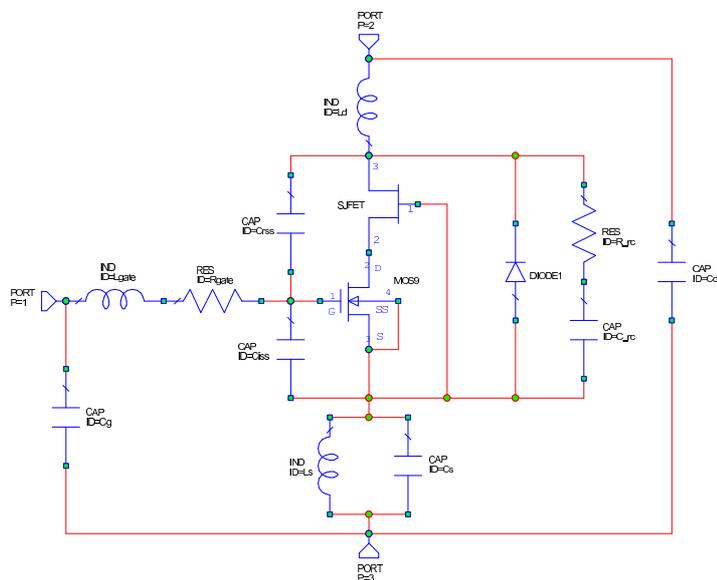


Figura B.1: Modello del transistor Polyfet L2711

## Linguaggio AWR

```
! POLYFET RF DEVICES "L2711"
! HIGH POWER, HIGH FREQUENCY, RF N-CHANNEL DMOS MOSFET
DIM
  TEMP  C
  FREQ  HZ
  RES   OH
  COND  /OH
  IND   H
  CAP   F
  LNG   M
  TIME  SEC
  ANG   DEG
  VOL   V
  CUR   A
  PWR   DBM
CKT
IND 10 11 ID="LGATE" L=5.16e-010
RES 11 12 ID="RGATE" R=0.056
CAP 10 30 ID="CG" C=1.8e-013
CAP 12 17 ID="CRSS" C=3.87e-012
CAP 12 14 ID="CISS" C=4.39e-011
IND 14 30 ID="LS" L=3.8e-011
CAP 14 30 ID="CS" C=2.32e-012
IND 17 20 ID="LD" L=8.9e-010
CAP 20 30 ID="CD" C=2.35e-012
RES 16 17 ID="R_RC" R=27.8
CAP 14 16 ID="C_RC" C=7e-014
MOSN1_4 12 13 14 14 ID="MOS" L=1e-006 W=0.0896 VTO=2.4 &
      KP=9e-006 LAMBDA=0.15 RD=0.07 RS=0.08 COMPAT=1 TOX=0
! D G S B LEVEL1
SJFET 14 17 13 ID="JFET" VTO=-5.25 BETA=6 LAMBDA=1 RD=0 RS=0
! D G S
SDIODE 14 17 ID="DBODY" CJO=1.1e-010 RS=0.25 VJ=0.6 &
      M=0.25 BV=40
! P N
DEF3P 10 20 30 "L2711"
```

Il modello è scritto in un linguaggio proprio del software di simulazione, ma tradotto dal modello Spice che il produttore fornisce ([www.polyfet.com](http://www.polyfet.com)). Quest'ultimo linguaggio è stato utilizzato per la creazione del componente da simulare con il software PSpice, perciò si riporta anche il listato in linguaggio Spice.

### Linguaggio Spice

```
*POLYFET RF DEVICES "L2711"
*HIGH POWER, HIGH FREQUENCY, RF N-CHANNEL DMOS MOSFET
*
*           D G S

.SUBCKT L1C1/PF 20 10 30
LGATE 10 11 0.516N
RGATE 11 12 0.056
CG 10 30 0.18P
CRSS 12 17 3.87P
CISS 12 14 43.9P
LS 14 30 0.038N
CS 14 30 2.32P
LD 17 20 0.89N
CD 20 30 2.35P
R_RC 16 17 27.8
C_RC 14 16 0.07P
MOS 13 12 14 14 L1C1MOS L=1.0U W= 0.0896 ;D G S B LEVEL1
JFET 17 14 13 L1C1JF ;D G S
DBODY 14 17 L1C1DB ;P N

.MODEL L1C1MOS NMOS(VT0=2.4 KP=0.9E-5 LAMBDA=0.15 RD= 0.07 RS= 0.08)
.MODEL L1C1JF NJF (VT0=-5.25 BETA=6 LAMBDA=1)
.MODEL L1C1DB D (CJO=110.0P RS=0.25 VJ=0.6 M=0.25 BV= 40.0)
.ENDS
```



# Appendice C

## Modello del transistor Infineon BFP450

Il transistor Infineon BFP450 è inserito nelle librerie del software di simulazione AWR. Si riporta di seguito lo schema ricavato dalla netlist del modello e il listato completo ricavato dal componente in AWR.

Si nota che in questo caso il linguaggio utilizzato, anche in AWR, è il linguaggio Spice. Il listato descrive, però, solo il componente attivo; è stato necessario, quindi, inserire gli effetti parassiti del package creando un circuito che lo simulasse (Figura C.1). I valori delle capacità e delle induttanze parassite sono stati ricavati dal datasheet [10].

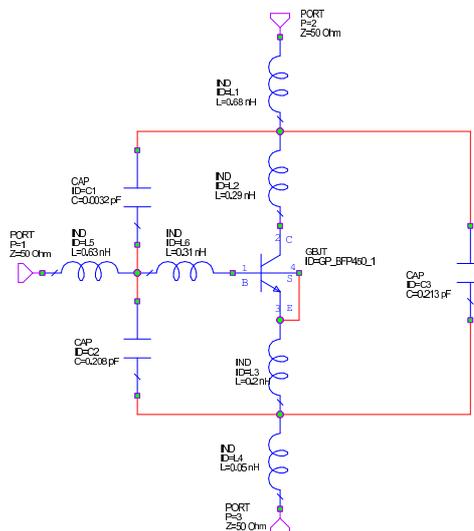


Figura C.1: Modello del transistor Infineon BFP450

```

*****
* SIEMENS Small Signal Semiconductors *
* SPICE Library Version 4.1           18.12.1997 *
* www.siemens.de/demiconductor      *
* * * * *
* Applied Wave Research, 1998        www.appwave.com *
*****
*****
.MODEL BFP450 NPN(
+ IS = 1.3125e-16      BF = 76.123      NF = 0.79652
+ VAF = 24.165        IKF = 0.58905     ISE = 2.8341e-14
+ NE = 1.5563         BR = 21.254       NR = 1.2966
+ VAR = 13.461        IKR = 0.25878     ISC = 1.2292e-17
+ NC = 0.70543        RBM = 2.1659      IRB = 1.3181e-05
+ RB = 5.403          RE = 0.45346     RC = 0.50084
+ CJE = 3.2276e-15   VJE = 0.95292     MJE = 0.48672
+ TF = 7.5068e-12    XTF = 0.69972     VTF = 0.66148
+ ITF = 1.7655e-05   PTF = 0           CJC = 1.0495e-12
+ VJC = 1.1487        MJC = 0.50644     XCJC = 0.28285
+ TR = 2.6912e-09    CJS= 0            VJS = 0.75
+ MJS = 0            XTB = 0           EG = 1.11
+ XTI = 3            FC = 0.91274)
*****

```

# Appendice D

## Modello del transistor Infineon BFP196

Il transistor Infineon BFP196 è inserito nelle librerie del software di simulazione AWR. Si riporta di seguito lo schema ricavato dalla netlist del modello e il listato completo ricavato dal componente in AWR.

Come nel caso del modello del transistor BFP450 (Appendice C) si riporta lo schema (Figura D.1) che descrive gli effetti parassiti e il listato in linguaggio Spice utilizzato, sia da AWR, sia per le simulazioni in PSpice. I valori delle capacità e delle induttanze parassite sono stati ricavati dal datasheet [9].

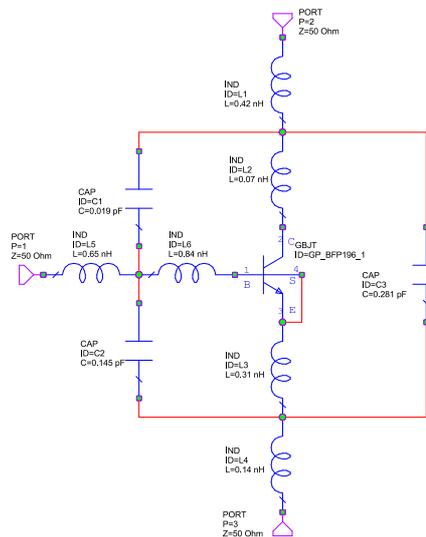


Figura D.1: Modello del transistor Infineon BFP196

```

*****
* SIEMENS Small Signal Semiconductors *
* SPICE Library Version 4.1           18.12.1997 *
* www.siemens.de/demiconductor       *
*                                     *
* Applied Wave Research, 1998         www.appwave.com *
*****
*****
.MODEL BFP196 NPN(
+ IS = 1.7264e-15      BF = 125          NF = 0.80012
+ VAF = 20             IKF = 0.4294      ISE = 1.1922e-13
+ NE = 1.1766          BR = 10.584       NR = 0.94288
+ VAR = 3.8128         IKR = 0.019511    ISC = 4.8666e-15
+ NC = 0.88299         RB = 1.2907        IRB = 8.4011e-05
+ RBM = 1              RE = 0.75103       RC = 0.27137
+ CJE = 1.3325e-14    VJE = 0.7308        MJE = 0.33018
+ TF = 2.3994e-11     XTF = 0.44322       VTF = 0.1
+ ITF = 0.0019775     PTF = 0             CJC = 1.667e-12
+ VJC = 0.73057       MJC = 0.3289        XCJC = 0.29998
+ TR = 2.2413e-09     CJS= 0              VJS = 0.75
+ MJS = 0              XTB = 0              EG = 1.11
+ XTI = 3              FC = 0.50922)
*****

```

# Bibliografia

- [1] B. Becciolini. *Impedance Matching Networks Applied to RF Transistors*. Motorola Application Notes AN721.
- [2] Chris Bowick. *RF Circuit Design*. Newnes, 1982.
- [3] Steve C. Cripps. *RF Power Amplifiers for Wireless Communications*. Artech House, 1999.
- [4] Alessandro Cuttin. *Progetto AtmoCube, Analisi preliminare di sistema*. Università degli Studi di Trieste, 2006.
- [5] Freescale Semiconductor. *MRF1517NT1 Datasheet*. RF Power Field Effect Transistor N-Channel Enhancement-Mode Lateral MOSFET.
- [6] Guillermo Gonzalez. *Microwave Transistor Amplifiers: Analysis and Design*. Prentice Hall, 1996.
- [7] Frederick H. Raab Herbert L. Krauss, Charles W. Bostian. *Solid State Radio Engineering*. John Wiley and Sons, 1980.
- [8] Infineon Technologies. *BC860 Datasheet*. PNP Silicon AF Transistor.
- [9] Infineon Technologies. *BFP196 Datasheet*. NPN Silicon RF Transistor.
- [10] Infineon Technologies. *BFP450 Datasheet*. NPN Silicon RF Transistor.
- [11] Polyfet RF Devices. *L2711 Datasheet*. Silicon Gate Enhancement-Mode RF Power LDMOS Transistor.
- [12] Frederick H. Raab, Peter Asbeck, Steve Cripps, Peter B. Kenington, Zoya B. Popovic, Nick Potheary, John F. Sevic, and Nathan O. Sokal. Rf and microwave power amplifier and transmitter technologies. *High Frequency Electronics*, Maggio 2003.
- [13] Radio Corporation of America. *RCA Silicon Power Circuits Manual*, technical series sp-50 edition, 1967.
- [14] Fabio Sanvido. Awr microwave office 2004. Nota sul programma di simulazione.

- [15] Paul W. Tuinenga. *SPICE A Guide to Circuit Simulation and Analysis Using PSpice*. Prentice Hall, 1992.